6G硅基太赫兹芯片及系统关键技术进展

Advances in Key Technologies for 6G Silicon-Based Terahertz Chips and Systems

郝张成/Hao Zhangcheng，周培根/Zhou Peigen，
缪卓伟/Miao Zhuowei，陈继新/ChenJixin，洪伟/Hong Wei

（东南大学毫米波全国重点实验室，中国 南京 210096）
(The State Key Lab of Millimeter-waves, Southeast University, Nanjing 210096, China)

DOI：10.12142/ZTETJ.202605008
网络出版地址：https://link.cnki.net/urlid/34.1228.TN.20261102.1407.002
网络出版日期：2026-10-30
收稿日期：2026-08-25

摘要：太赫兹频段拥有丰富的频谱资源，是6G通信与高精度感知系统的重要支撑频段。硅基工艺凭借高集成度、低成本和大带宽优势，已成为推动太赫兹通信与雷达系统走向实用化的关键技术途径。围绕100~300 GHz关键频段，系统综述了硅基太赫兹芯片及系统在通信与雷达两个方向的近期研究进展，并介绍了东南大学毫米波太赫兹技术团队的近期研究成果。在芯片层面，沿信号源、放大器、变频器及收发机4条主线，梳理了高功率倍频链、宽带功率合成、低本振谐波混频及多通道收发阵列等核心电路的关键突破。在系统层面，介绍了220 GHz大功率发射阵列和传输验证，300 GHz 5发5收多输入多输出（MIMO）系统，以及微型220 GHz大视场高精度调频连续波（FMCW）成像雷达系统。上述进展表明，硅基太赫兹系统在通信速率、覆盖距离、感知精度和成像速度等关键指标上已取得显著突破，为太赫兹技术从实验室走向实际应用奠定了基础。

关键词：太赫兹；硅基收发机；雷达系统；调频连续波；多输入多输出通信；高分辨成像系统

Abstract: The terahertz (THz) band, with its abundant spectral resources, has become a critical supporting frequency band for 6G and high-precision sensing systems. Leveraging the advantages of high integration density, low cost, and wide bandwidth, silicon-based technologies have emerged as a key enabler for transitioning THz communication and radar systems from laboratory prototypes to practical engineering applications. Focusing on the 100-300 GHz frequency range, the recent research progress of silicon-based THz chips and systems in both communication and radar domains is systematically reviewed, and the recent research achievements of the millimeter-wave and THz technology team at Southeast University are presented. At the chip level, key breakthroughs in core circuits, including high-power frequency multiplier chains, broadband power combining, low-local-oscillator (LO) harmonic mixing, and multi-channel transceiver arrays, are summarized along four main technology threads: signal sources, amplifiers, frequency converters, and transceivers. At the system level, a 220 GHz high-power transmit array with transmission verification, a 300 GHz 5-transmitter 5-receiver (5T5R) multiple-input multiple-output (MIMO) system, and a miniature 220 GHz large-field-of-view high-precision frequency-modulated continuous-wave (FMCW) imaging radar system are introduced in detail. These advances demonstrate that silicon-based THz systems have achieved significant breakthroughs in key metrics such as communication data rate, coverage distance, sensing accuracy, and imaging speed, laying a solid foundation for the transition of THz technology from laboratory research to real-world applications

Keywords: terahertz; silicon-based transceiver; radar system; frequency-modulated continuous wave; MIMO communication; high resolution imaging system

引用格式：郝张成, 周培根, 缪卓伟, 等 . 6G硅基太赫兹芯片及系统关键技术进展 [J]. 中兴通讯技术, 2026, 32(5): 53-65. DOI: 10.12142/ZTETJ.202605008

Citation: Hao Z C, Zhou P G, Miao Z W, et al. Advances in key technologies for 6G silicon-based terahertz chips and systems [J]. ZTE technology journal, 2026, 32(5): 53-65. DOI: 10.12142/ZTETJ.202605008

6G及下一代感知系统期望能够提供Tbit/s量级的传输速率以及亚毫米级的探测精度，支撑全息通信、超大容量数据回传、短距超高速传输等场景，提供高精度定位和高分辨率感知成像功能，实现“万物智联、数字孪生”的应用愿景[1-3]。5G系统引入了毫米波通信技术，数据传输速率得到了极大提升，但受限于可用带宽，难以支持6G更高的核心

基金项目：国家自然科学基金项目（62131008）；国家重点研发计划项目（2019YFB1803202）

指标。相比之下，100 GHz以上的太赫兹频段在无线通信与雷达感知方面均展现一些出不可替代的优势：1）数十至数百GHz的连续带宽，不仅能实现Tbit/s量级的传输速率，还能为雷达提供极高的距离分辨率；2）皮秒级的符号持续时间和毫米级甚至亚毫米级的空间分辨率；3）易于与其他受管制的标准化频谱共存，在隐蔽武器探测、无损检测和生物医学成像等关键领域具有显著优势。因此，太赫兹技术是支撑6G与高分辨感知的重要核心技术。

然而，太赫兹无线通信与雷达技术面临共同的核心挑战，包括工作频率高、工作波长短、器件制备难度大等。从信号产生与放大角度看，随着工作频率逼近甚至超过硅基晶体管的最高振荡频率（f_{max}），晶体管的可用增益和输出摆幅迅速下降，片上无源网络损耗、寄生耦合和电磁模式不确定性显著增强，使宽带匹配、稳定性、噪声和输出功率之间的折中更为突出。从系统集成角度看，传统太赫兹系统多依赖体积庞大、成本高昂的回旋管或分立式固态电路，严重制约了其应用推广。近年来，随着硅基工艺性能的持续提升，以硅互补金属氧化物半导体（CMOS）和硅锗双极型互补金属氧化物半导体（SiGe BiCMOS）为代表的微纳电子技术，因兼具高集成度、低成本、小尺寸及易于实现二维阵列等突出优势，为太赫兹收发机向轻量化、工程化方向演进提供了坚实硬件基础。当前，基于硅基工艺实现100~300 GHz频段的全集成太赫兹收发机已成为技术突破的核心方向。一方面，需要持续提升信号源输出功率、放大器增益与效率、混频器变频损耗等关键器件性能，以弥补高频段固有的传输损耗；另一方面，芯片和系统集成策略也被广泛研究，以提升系统整体性能。

近年来，全球众多高校、研究院所和企业围绕太赫兹大气窗口频段，在太赫兹芯片、天线阵列、无线信道特性、射频集成技术以及基带信号处理等方面开展了深入研究，主要集中在140 GHz、220 GHz、300 GHz和340 GHz等频段。其中，140 GHz和220 GHz频段因兼具适中的大气衰减和成熟的器件工艺，已成为当前系统集成与空口测试的重要频段。通信系统已能够实现数十Gbit/s乃至百Gbit/s级的短距无线数据传输；雷达系统则凭借高距离分辨率被探索应用于高精度测距、工业无损检测及安检成像等场景，近年来还进一步向通信感知一体化系统方向发展，力求在同一硬件平台上同时实现高速数据传输与高分辨率感知功能。当前，100~300 GHz频段的硅基收发芯片已在输出功率和噪声性能上取得长足进步，系统正逐步从实验室验证走向短距离高速通信与高分辨成像等典型应用场景的工程化测试。

针对100~300 GHz这一硅基芯片与系统集成最接近系统应用的关键频段，中国科学院院士洪伟带领的东南大学毫米波太赫兹技术团队在硅基太赫兹射频前端芯片及系统集成方面取得阶段性进展。本文按硅基太赫兹射频前端芯片与集成系统两条主线，介绍团队近年研制的主要芯片和系统。在芯片层面，重点讨论硅基太赫兹信号源在频率调谐范围与相位噪声性能方面的提升路径、功率放大器在输出功率与效率间的协同设计策略、低噪声放大器与混频器在宽带匹配和噪声优化中的折中方案，以及收发机架构在集成度与性能间的权衡选择。在系统集成层面，重点探讨从芯片到集成系统级架构创新，介绍220 GHz与300 GHz频段平面阵列和多波束技术的最新进展，并从超高速短距无线通信、高精度调频连续波（FMCW）雷达成像等系统维度，展示硅基太赫兹系统从芯片到阵列、从器件到系统的近期进展。

1 硅基太赫兹射频前端芯片

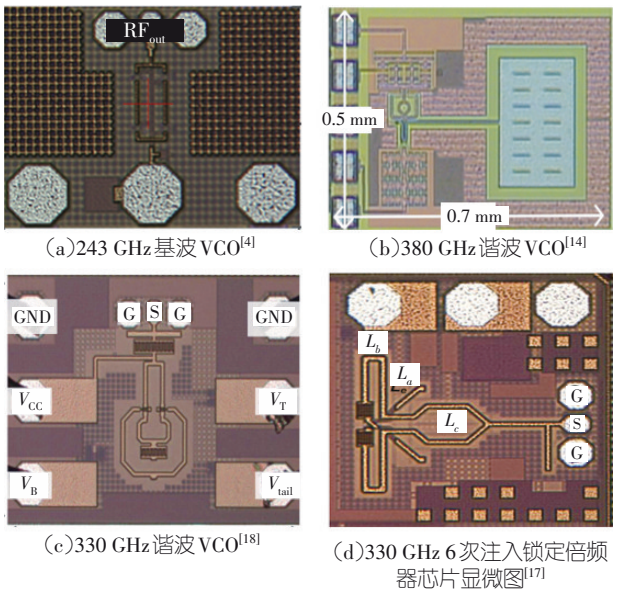
1.1 硅基太赫兹源芯片

太赫兹信号源为收发机提供载波或本振，其输出功率、调谐范围、相位噪声、杂散抑制和直流-射频（DC-RF）效率直接影响变频增益、接收灵敏度与调制质量。频率升高后，晶体管负阻与基波摆幅下降，变容管Q值退化；若用倍频链，谐波效率、级间驱动、基波泄漏及非目标谐波端接成为主要损耗。因此，设计需在调谐带宽、有效输出功率、相位噪声、杂散抑制、芯片面积与锁相能力间综合折中。

按产生机制，硅基太赫兹源分为基波振荡、谐波振荡、注入锁定及低频基准+多级倍频等架构[4-23]。基波振荡简洁紧凑，但调谐与功率受负阻限制；谐波振荡拓展频段；注入锁定改善相干性并支持多通道本振分配；多级倍频从低相噪压控振荡器（VCO）/锁相环（PLL）出发实现宽带调谐，并可设低频分频反馈简化PLL设计，如图1和图2所示。

1.1.1 硅基基波振荡、谐波振荡与注入锁定太赫兹源芯片

团队基于130 nm SiGe BiCMOS工艺，采用了四级共射环形振荡核、地墙去耦合晶体管连接和阶梯阻抗变换，研制出了237.2~249.8 GHz基波VCO。该电路在243 GHz处实现-1.4 dBm峰值输出功率，能量效率为1.95%[4]。团队利用差分变容管同时实现频率调谐和三次谐波产生，基于65 nm CMOS工艺实现了361.4~383.3 GHz谐波VCO，峰值辐射功率达-15.2 dBm[14]。针对负阻、调谐元件品质因数（Q值）和高次谐波提取效率约束，团队采用共基交叉耦合核心与晶体管等效变容，实现了318.6~340.4 GHz谐波VCO，峰值输出功率为-7.9 dBm[17]。

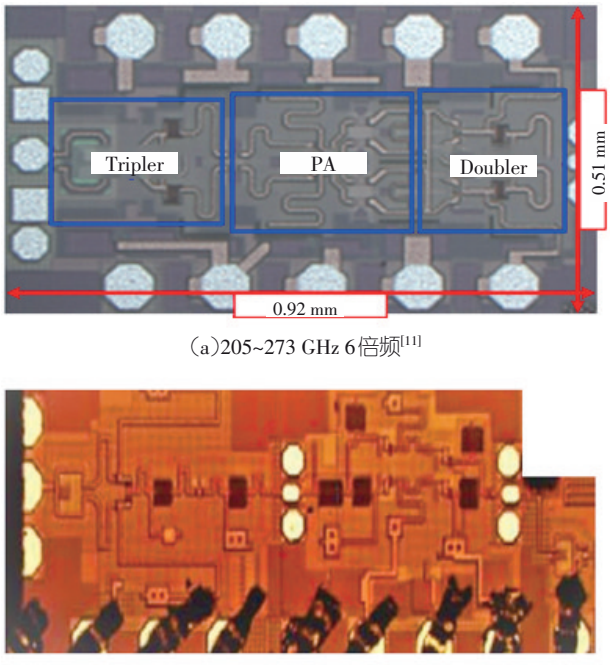


(a)243 GHz基波VCO[4]　(b)380 GHz谐波VCO[14]

(c)330 GHz谐波VCO[18]　(d)330 GHz 6次注入锁定倍频器芯片显微图[17]

GND:直流/射频地　RF:射频　VCO:压控振荡器

图1　硅基太赫兹压控振荡器芯片显微图



(a)205~273 GHz 6倍频[11]

(b)273.5~312 GHz信号源芯片显微[9]

PA:功率放大器

图2　硅基太赫兹倍频链路芯片显微图

团队采用共模短路反射式谐波增强和宽带π型匹配，研制了287~304 GHz谐波VCO，峰值输出功率为3.61 dBm，能量效率为2.93%[18]。团队采用3次谐波注入锁定振荡器驱动6次谐波提取，研制了278~348 GHz 6次谐波注入锁定倍频器，器件峰值输出功率为1.33 dBm，3 dB带宽覆盖278~333 GHz[13]。该方案保留宽带谐波输出并引入外部相干基准，支持多通道相干本振生成与阵列同步。

1.1.2 硅基级联倍频链路和放大倍频链路芯片

对于需要宽频率调谐范围、低相位噪声且支持相位锁定的本振信号需求，VCO或PLL后接多级倍频是当前广泛采用的技术路线。其核心挑战在于对驱动级输出摆幅、各级目标谐波负载阻抗、级间匹配网络以及寄生模式抑制实施跨级协同设计，以保证谐波转换效率的最大化和杂散成分的有效抑制。

团队构建了包含75 GHz VCO、分频反馈模块、150 GHz倍频放大单元及300 GHz末级倍频的完整倍频链，研制出了273.5~312 GHz全集成信号源。该信号源在286 GHz下峰值输出功率为2.3 dBm，在300 GHz、1 MHz频偏处相位噪声为−88.5 dBc/Hz[9]。为进一步提升输出功率与带宽，团队对宽带谐波终端、驱动级放大电路及功率合成网络开展联合优化，通过6倍频链与驱动级协同设计，实现了205~273 GHz倍频链，峰值饱和输出功率为9 dBm，能量效率为1.92%[11]。团队采用紧凑型放大倍频级联架构，实现了212~310 GHz放大倍频链路，饱和输出功率3 dB带宽为98 GHz，峰值为7.1 dBm[12]。通过优化基波负载阻抗并引入混合模式驱动放大器，团队实现了247~272 GHz高功率倍频器，带内饱和输出功率为8.2 dBm[15]。

国际太赫兹高频信号源正向多核同步、锁相反馈与超宽带调谐并行发展[20−23]。2022年，Liang等采用80 GHz整数−N PLL、正交异或鉴相器和320 GHz 4倍频器，研制出306.9~321.3 GHz锁相信号源，其积分抖动为122 fs，杂散抑制为−73.1 dBc[22]。2024年，Starke等以90 GHz VCO为起点，经分频反馈、180 GHz放大倍频级和360 GHz正交耦合推挽倍频级，将连续调谐范围扩展至303.4~410.1 GHz[23]。这些成果从振荡核同步、锁相噪声优化及宽带调谐等维度，展示了太赫兹信号源性能的提升路径。

硅基太赫兹源研究重心已从单纯实现载波生成，转向输出功率、调谐范围、相干性与系统可用性的多指标联合优化。本团队提出了3条路线取得显著进展：205~273 GHz 6倍频链达到9 dBm峰值饱和功率[11]；212~310 GHz放大1倍频链获得98 GHz饱和功率3 dB带宽[12]；287~304 GHz VCO实现3.61 dBm峰值功率[13]。后续重点研究方向包括可锁相宽带源、多通道注入锁定网络、振荡器−功放−天线一体化空间功率合成，以及面向FMCW雷达的高线性度扫频技术。

1.2 硅基太赫兹放大器芯片

太赫兹放大器在链路不同位置承担不同功能：低噪声放大器（LNA）以噪声系数、输入匹配与稳定性为优化目标；驱动放大器侧重宽带增益与线性输出摆幅；功率放大器（PA）需在晶体管击穿电压、输出匹配网络、功率合成损耗及热可靠性之间进行权衡。当工作频率逼近晶体管最高振荡频率（f_{max}）时，单级可用增益显著下降，跨级寄生反馈增强，因此须对有源晶体管核心、差分到单端转换巴伦、谐波阻抗及供电网络等进行协同设计[24-42]。在核心指标方面，除峰值增益和带宽外，还应综合考虑饱和输出功率（P_{sat}）、输出1 dB压缩点（P1 dB）、功率附加效率（PAE）、增益平坦度、噪声系数及稳定性等指标。

1.2.1 硅基太赫兹宽带低噪声放大器芯片

团队基于130 nm SiGe BiCMOS工艺，采用了三级共射-共基级联和低损耗变压器匹配网络，研制了D波段放大器，其峰值增益为24.3 dB，饱和功率为7.7 dBm，噪声系数为6.8 dB[24]。研究人员提出非分布式蝶形拓扑，实现了国际首款2～250 GHz超宽带放大器，增益带宽积为4.67 THz[25]。团队研制了122～143 GHz LNA，最低噪声系数为7 dB[26]。团队采用共模抑制变压器匹配与紧凑差分布局，在28 nm CMOS工艺中实现了118～170 GHz差分LNA，6 dB增益带宽为52 GHz，带内增益大于19.3 dB，峰值增益为25.3 dB[27]。

当前，宽带LNA的设计重心已从单点峰值增益，转向全频带噪声系数、宽带匹配与功耗之间的协同优化。2023年，Mehta等通过偏置优化、直流耦合及交错调谐策略，基于130 nm SiGe工艺中研制了一款140～220 GHz LNA，实现80 GHz的3 dB带宽；在150 GHz、180 GHz和210 GHz频点下，实测噪声系数分别为6.9 dB、6.1 dB和8.2 dB[28]。2024年，Lee等借助伪同步噪声与输入匹配网络以及双峰最大可用增益核心设计，基于40 nm CMOS工艺研制了一款D波段LNA，其最低实测噪声系数为4.9 dB，峰值增益为16.3 dB，3 dB带宽为24 GHz[29]。

1.2.2 硅基太赫兹宽带功率放大器芯片

围绕宽带、高效率与高功率合成目标，团队系统研究了太赫兹功放。团队采用gm增强与低损耗金属—氧化物—金属（MOM）电容匹配，研制了220 GHz功放，峰值增益为22.5 dB，饱和功率为9 dBm[33]。团队采用双LC谐振与四路差分合成，实现了211～263 GHz功放，峰值增益为16.4 dB，饱和功率为14.7 dBm[35]。团队沿SiGe与CMOS两条工艺路线进行推进：基于130 nm SiGe BiCMOS工艺，采用gm增强技术和多耦合线巴伦合成研制了200 GHz功放，饱和功率为15.3 dBm[36]；基于28 nm CMOS工艺，采用自屏蔽负载开路双LC巴伦与四阶LC阶梯合成，研制了90～180 GHz功放，全频段饱和功率大于15 dBm，峰值为18 dBm[37]，表明先进CMOS可在D波段兼顾高功率与宽带。

国际代表性工作集中在低损耗多路功率合成与器件电抗宽带补偿两个方面[38-40]。Bücher等采用非对称耦合线变压器，在级间同时实现宽带阻抗变换与器件电抗补偿，报道了239～302 GHz功放，获得了9.7 dBm饱和输出功率和1.95%峰值PAE[39]。Li和Rebeiz分别基于八路低损耗功率合成技术，在45 nm RFSOI CMOS工艺中实现了共源与共源共栅级联两款D波段功放，峰值饱和输出功率和峰值PAE分别为17.5 dBm/14.2%和19 dBm/12.1%[40]。

目前，太赫兹放大器的研究由单点峰值增益和峰值功率，逐步转向宽带噪声系数、饱和功率、输出1 dB压缩点以及PAE等多指标的联合评价体系。团队在211～263 GHz四路功率合成、90～180 GHz CMOS宽带高功率以及2～250 GHz超宽带放大器等方面开展了系列特色工作，后续将通过级间交错调谐以及功放-封装-片上天线一体化协同设计，进一步提升有效辐射功率。

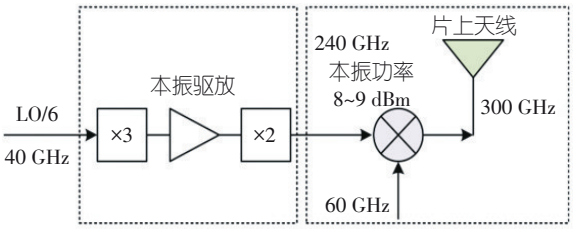
1.3 硅基太赫兹变频芯片

变频器决定了射频前端能否在可实现的本振频率条件下有效覆盖目标太赫兹频段，是频率扩展与信号变换的核心环节。

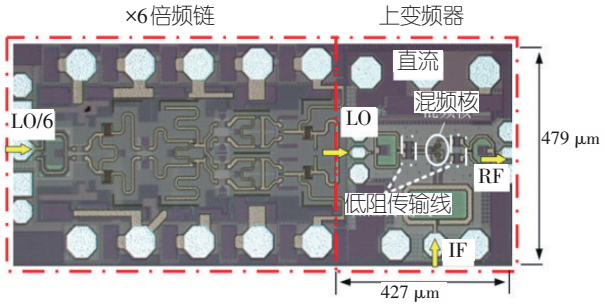
谐波混频器利用器件的非线性特性，可降低对本振频率的要求，但通常引入较高的转换损耗，并加剧本振泄漏、端口隔离以及谐波抑制等难题。有源变频器则将变频增益与输出驱动集成于一体，适于构建紧凑型宽带发射前端，但需在增益、线性度和输出功率之间进行折中[43-48]。

2018年，团队基于130 nm SiGe BiCMOS工艺，采用了紧凑等效反并联二极管对构建4次谐波混频核心，研制了一款300 GHz 4次谐波混频器；在70～85 GHz外部本振驱动下（驱动功率不低于13 dBm），该芯片在280～325 GHz频带内变频损耗为21～26 dB[43]。2023年，团队研制了一款300 GHz有源上变频器，在230 GHz的本振条件下，在280 GHz频点处测得峰值饱和输出功率为0 dBm，其饱和输出功率（P_{sat}）3 dB带宽达30 GHz；在250 GHz本振条件下，测得44 GHz带宽及-2 dBm峰值饱和输出功率[44]，如图3所示。

利用高阶谐波混频技术可突破硅基器件基波工作频率的限制[45-46]。2022年，Chen等采用不对称MOS变容管与功率分配变压器混合网络，在65 nm CMOS工艺中报道了一款



(a)系统框图



(b)芯片显微图[44]

IF:中频　LO:本振　RF:射频

图3　硅基300 GHz上变频器

270~300 GHz双平衡上变频器，实现了−11.2 dB最大变频增益、−6.2 dBm输出1 dB压缩点及约25 GHz的3 dB带宽[46]。目前，太赫兹变频芯片主要向宽带、高线性度、低本振功率需求及复杂调制支持能力等方向发展，硅基路线应充分发挥高次谐波及片上本振链集成等固有优势。

1.4 硅基太赫兹收发机芯片

收发机芯片将信号源、放大器、变频器等集成于同一芯片架构之下，这是验证核心电路模块可行性与系统级能力的关键环节。太赫兹链路性能不仅受发射机输出功率与接收机噪声系数的直接影响，还受到本振信号分配网络、收发隔离度、调制带宽、同相/正交（I/Q）通道幅相失配、封装与辐射接口损耗以及阵列扫描误差等多重因素的综合制约。针对短距离高速通信场景，直接调制、包络检波接收与滑动中频架构等可有效降低系统实现复杂度[49−55]。面向高阶调制与多通道阵列应用，则需要更宽的I/Q调制带宽、更优的幅相一致性以及更好的通道间隔离度，以支撑高精度信号传输与空间指向控制[56−69]。

1.4.1 硅基太赫兹单通道收发机芯片

团队通过将倍频器、混频器、gm增强型功率放大器与片上介质谐振天线进行系统集成，研制了一款150 GHz SiGe发射机。该发射机在148 GHz频点处实现了12 dBm峰值饱和输出功率和17 dB转换增益[49]。团队采用三级低噪声放大器与电阻补偿微混频器，研制了一款154 GHz接收机，实现23.8 dB峰值转换增益、16.5 GHz的3 dB带宽以及11.4 dB最小单边带噪声系数[50]。进一步地，基于滑动中频正交架构，团队研制了由独立发射芯片和接收芯片组成的220 GHz收发芯片组，其发射与接收射频带宽分别为42 GHz和31 GHz；在0.2 m短距空口链路中，该芯片组成功实现了11.2 Gbit/s的16QAM传输与2.4 Gbit/s的64QAM传输，验证了该收发芯片组在宽带高速通信中的可行性[51]。

针对低复杂度的应用场景，团队采用了宽带开关键控（OOK）调制研制出50 GHz射频带宽D波段发射机，实现了32 Gbit/s键合线片间互连及20 Gbit/s、6 cm空口传输[52]。同年，将雪崩光电二极管（APD）与宽带功放协同设计，报道90~180 GHz发射机，全频带饱和输出为15~18 dBm，完成16 Gbit/s、1 m空口验证[53]。2026年，基于宽带ASK收发架构，在28 nm CMOS研制收发芯片组，无线模式在270 m和0.12 m分别实现14 Gbit/s与27 Gbit/s，约0.1 mm键合线直连达64 Gbit/s[54]。通过开关调制链路相关设计，报道200 GHz模式可调雷达收发芯片，170~230 GHz发射端开关隔离度>35 dB，支持16 Gbit/s无线传输和毫米级距离分辨率[55]。

国际上，超高速超宽带收发机近年也取得了显著进展[56−61]。2018年，Al−Eryani等通过信号源、倍频链、功率放大器、基波混频器、中频放大器与片上天线的协同集成，在130 nm SiGe工艺中研制了一款305~375 GHz收发机，在343 GHz实现18.4 dBm等效全向辐射功率（EIRP）及28 dB接收转换增益[58]。2019年，Lee等基于40 nm CMOS报道了300 GHz单芯片收发机，实现单通道80 Gbit/s峰值传输速率[60]。

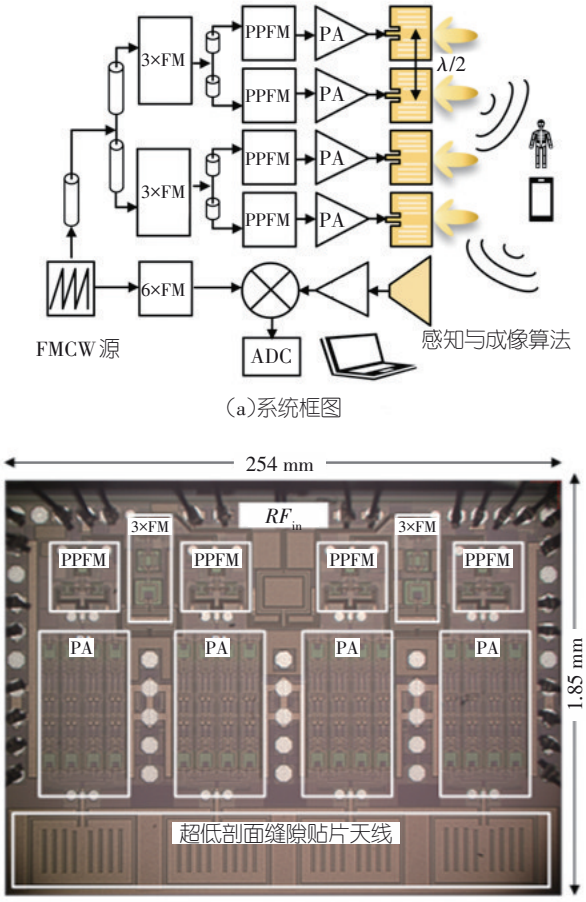
1.4.2 硅基太赫兹多通道收发机芯片

太赫兹频段单通道收发机芯片的输出功率与噪声系数受硅基器件固有高频特性限制；同时，太赫兹波在自由空间存在明显的大气衰减与路径损耗，导致这类系统的通信距离与探测覆盖范围受到严重制约。阵列化技术借助多通道空间功率合成与相干接收机制，能够EIRP与接收信噪比，并可通过波束赋形实现空间指向调控与干扰抑制，是突破链路预算瓶颈、拓展系统应用边界的重要技术途径[70−77]。然而，太赫兹阵列工程实现仍面临诸多难题，包括通道幅相一致性控制、本振信号分配网络设计、高密度集成带来的热耗散与电磁耦合效应，以及封装、天线接口互连损耗等，亟需在芯片架构、封装工艺与系统集成层面开展协同创新。因此，阵列

化技术是推动太赫兹系统由芯片性能突破迈向实际工程应用的核心环节，也是当前国际学术界与工业界竞相攻关的研究热点。

团队采用跨工艺芯片与辐射接口协同设计方案，将SiGe芯片与InP功率放大器＋片上天线芯片通过金丝异构互连，并搭载片外高增益透镜，研制出280~300 GHz异构集成发射机。该发射机峰值EIRP可达21.9 dBm，在290 GHz、0.2 m传输链路下完成10 Gbit/s正交相移键控（QPSK）调制通信验证[68]。2025年，团队基于移相器、功率放大器与单元级扫描天线协同设计，报道一款200 GHz两通道相控阵发射机，实现13.5 dBm EIRP与±45°波束扫描范围[69]。2026年，团队进一步将有源功率合成、封装馈电网络与辐射阵列进行一体化协同设计，研制频率覆盖214~242 GHz的功放–天线共封装阵列。在无外置透镜条件下，该阵列于232 GHz频点实现硅基体系下最高29 dBm峰值EIRP，如图4所示[71]。

国际上，Elkhouly等于2022年基于带有两层重布线层的玻璃基板，对四通道收发机芯片、基片集成波导分配网络与天线单元开展一体化集成，提出一种可扩展至256个有源单元的D波段玻璃基相控阵模块方案[73]。2024年，Yu等采用25层高温共烧陶瓷基板，集成垂直波导、偏馈抛物面天线与四通道接收芯片，实现了200 GHz四单元接收系统级封装（SiP）。该系统在194.5~234.5 GHz频段测得单通道增益为8.2~23 dB，在196~215 GHz频段测得单边带噪声系数为7.5~9.4 dB，可实现E面±30°波束扫描，并完成32 Gbit/s、传输距离11.24 m的无线空口传输实验[75]。



(a)系统框图

(b)芯片显微图

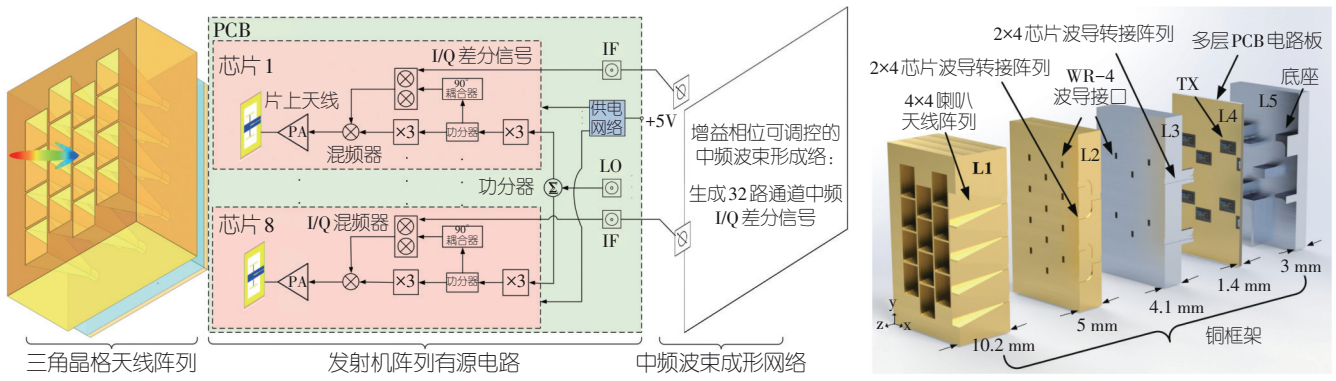
图4 硅基214~242 GHz功放天线阵列[71]

2 硅基太赫兹通信与成像雷达系统

2.1 220 GHz硅基高EIRP发射机阵列[70]

220 GHz单通道发射机的功率有限，系统的EIRP较小，难以实现远距传输。将多个单通道发射机与天线单元集成构建发射阵列，能够提高发射机的总输出功率和EIRP，进而有效增加太赫兹硅基发射机作用距离。采用先进的CMOS和复杂的晶圆级封装，可以将多个太赫兹收发机高密度集成在同一个晶圆上，实现系统性能的提升。然而，该方案会带来高昂成本与严峻的系统散热难题。因此，可借鉴毫米波射频系统的分离式多收发芯片架构，解决太赫兹二维收发阵列面临的成本、散热、可靠性与系统复杂度等一系列问题。

由于所研制的220 GHz硅基单通道发射机的尺寸已经大于一个工作波长，为克服传统阵列的辐射波束分裂问题，团队提出了一种220 GHz二维阵列的非规则架构。该架构使用三角晶格大间距排布，阵元间距设置为H面3.89λ_0、E面2.93λ_0，实现二维阵列的栅瓣抑制，解决了太赫兹收发机芯片尺寸大于半波长与二维阵列需半波长间距之间的矛盾，可依托分离式多收发芯片架构构建超大规模硅基太赫兹收发系统。在封装方面，该发射机阵列采用了全金属微加工波导封装方案，将2×4颗SiGe BiCMOS发射芯片（130 nm工艺）集成于多层PCB上，通过WR–4波导接口与4×4三角形晶格喇叭天线阵列互联，实现了低损耗、低成本、良好散热的完整系统。图5展示了该阵列的样机结构，整体尺寸为20×10×5 cm^3。图6的实测结果表明，该发射阵列在211 GHz达到峰值EIRP为42.7 dBm（饱和），3 dB射频（RF）带宽达40 GHz，可支持数十GHz带宽的信号传输。演示实验中，利用4.5 GHz信号带宽的16–QAM调制信号，在100 m距离下实现了18 Gbit/s的实时通信速率[70]。



I/Q：同相/正交　IF：中频　LO：本振　PCB：印制电路板　WR：矩形波导

图5　220 GHz二维三角晶格硅基发射机阵列的系统架构与发射机阵列样机[70]



使用16-QAM调制在不同数据速率和距离下测量的星座图		
50 m f_c=209.25 GHz		
符号速率/GHz 数据速率/(Gbit·s^{-1}) EVM/%	4 16 11.76	4.5 18 13.98
100 m f_c=209.25 GHz		
符号速率/GHz 数据速率/(Gbit·s^{-1}) EVM/%	4 16 12.93	4.5 18 13.96

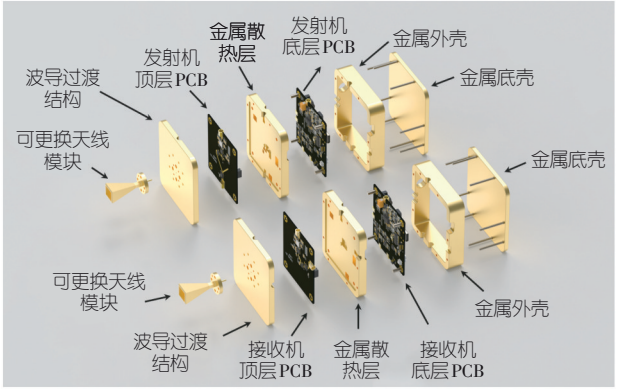
QAM：正交振幅调制　EVM：误差矢量幅度

图6　220 GHz发射机阵列通信测试星座图[70]

2.2 硅基220 GHz高分辨率成像雷达系统[77]

太赫兹频段具备超短波长与宽带特性，理论上可实现毫米级乃至亚毫米级的距离分辨率与方位分辨率，因此太赫兹雷达在隐蔽武器安检、无损检测、生物医学成像等领域具备广阔应用前景。在各类雷达体制中，FMCW雷达采用去斜接收架构，能够显著降低接收链路与模数转换器（ADC）的带宽压力，是太赫兹近场成像的主流技术方案。然而，传统太赫兹调频连续波成像雷达存在两组长期难以有效调和的矛盾。其一为成像精度、成像速率与成像视场之间的矛盾：为获得高方位分辨率，系统通常采用合成孔径雷达（SAR）技术，依托机械扫描平台逐点采集回波数据。但太赫兹波长极短，满足奈奎斯特空间采样定理所需的采样数量巨大；传统走-停式栅格扫描不仅耗时严重，频繁启停带来的机械抖动还会进一步劣化成像质量。其二为系统性能与体积、成本之间的矛盾：传统太赫兹雷达大多采用回旋管或者化合物半导体器件，设备体积大、成本高，不利于工程实用化。

针对上述问题，团队提供了一套从硬件到算法的系统级解决方案。使用220 GHz SiGe BiCMOS收发芯片，研制了一款体积仅为12×6×3 cm^{3}的微型微型FMCW雷达，集成了收发前端、频率综合、数据采集和电源管理等所有功能模块，如图7所示。在成像方法层面，该方案基于阿基米德螺旋非均匀采样轨迹，以极坐标连续运动替代传统栅格扫描，彻底消除“走-停”式采样中的启动-停止时间损耗和机械抖动。针对螺旋采样带来的非均匀空间采样问题，引入Voronoi划分将采样平面分割为凸多边形单元，以各单元面积作为空间权重因子校正采样密度不均；在波数域（K空间），针对因



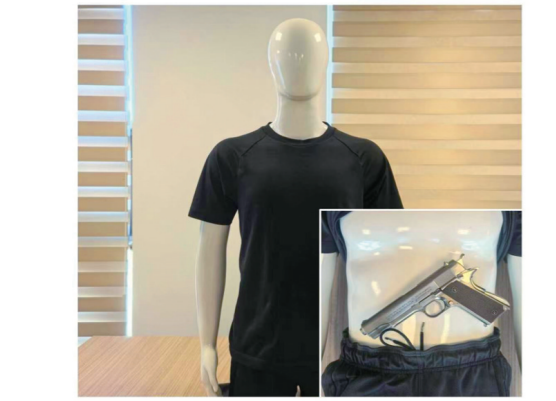
PCB：印制电路板

图7　220 GHz成像雷达样机[77]

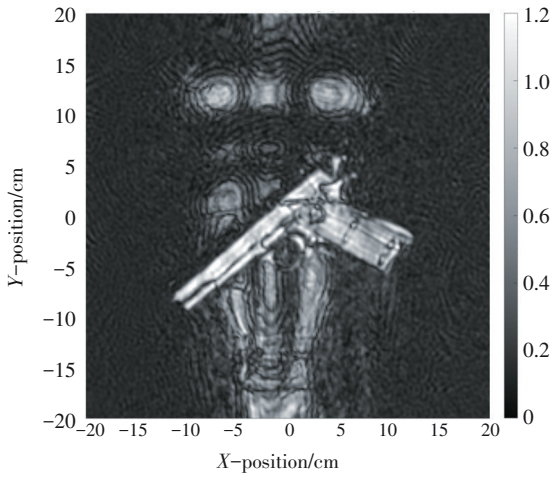
信号模型导致的K_y维度非均匀分布，采用Stolt插值将非均匀数据映射到均匀网格，完成三维图像高精度重建。在保持同等成像分辨率的前提下，等弧长螺旋采样相较于传统锯齿形扫描，采样耗时降低55%（由1 370 s缩减至617 s），实现方位分辨率2.7 mm、距离分辨率3.0 cm的三维成像，可清晰识别衣物下方隐蔽金属目标，如图8所示[77]。该研究为太赫兹近场成像由实验室原型迈向安检、无损检测等实际场景提供了兼顾成像速率与成像精度的技术途径。在此基础上，团队近期提出一种高效超分辨成像方案，在不提升硬件成本与计算复杂度的前提下，实现接近理论极限的亚毫米级方位与俯仰分辨率。

2.3 硅基300 GHz通信系统

300 GHz频段拥有丰富的可用带宽，是B5G/6G实现超高速无线接入的重要频谱资源，IEEE 802.15.3d标准已将该频段纳入规范框架。但该频段路径损耗较高，系统需采用高增益天线补偿链路预算，而高增益天线通常伴随极窄波束。对于通信基站或接入点，窄波束会限制接入能力与覆盖效率，难以支撑多用户同时接入。多波束技术是解决上述矛盾的有效途径：该技术依托空间复用并充分发挥阵列全口径特性，能够在同一时刻生成多个指向不同方向的独立高增益波束，可成倍提升系统吞吐量与覆盖性能。然而在300 GHz频段实现多波束仍存在两项关键挑战：其一，多条收发链路如何共享阵列全口径增益，同步生成不同指向的高增益波束；其二，如何在大角度扫描范围内保证各波束具备低扫描损耗与低旁瓣电平。



（a）成像场景



（b）大视场成像结果

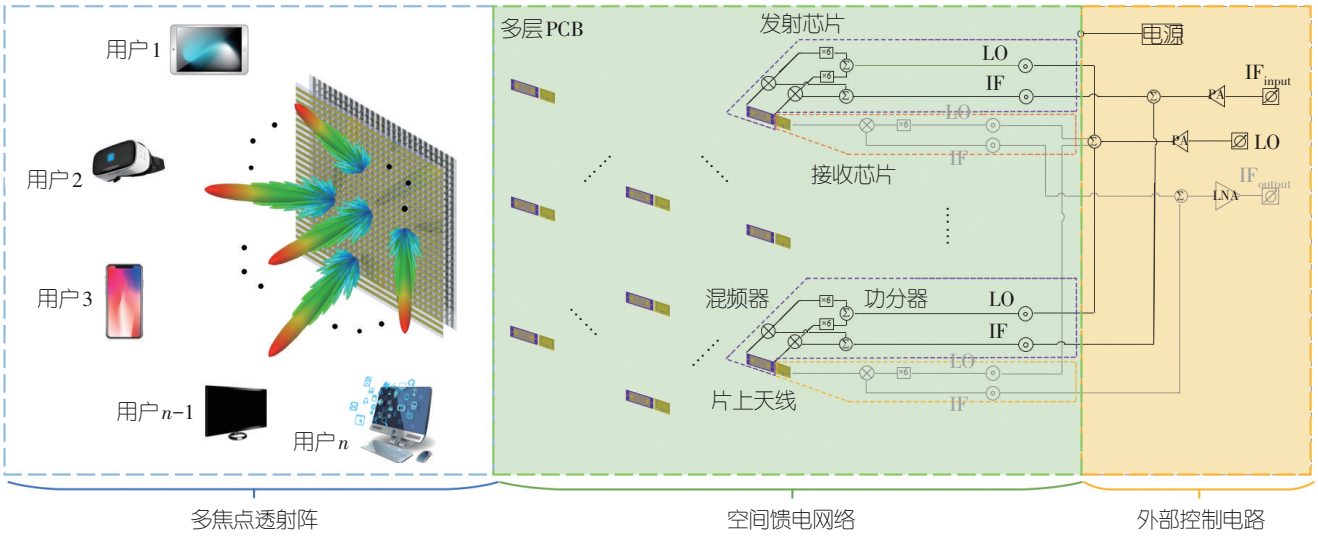
图8　220 GHz成像雷达近场成像实验[77]

如图9–10所示，团队提出了一种基于多焦点透射阵的5发5收多输入多输出（5T5R MIMO）收发机架构。该架构将多个收发芯片布置在透射阵列焦平面的不同位置上，每个芯片对应阵列的一个预设焦点；通过阵列的相位调控，使不同位置的馈源分别产生指向不同方向的独立波束。在相位合成方法上，该透射阵采用高斯加权的相位校正方法，避免了传统单焦点透射阵在馈源偏焦时波束畸变严重的问题，从而在±40°二维范围内实现了低扫描损耗和低旁瓣（< − 10 dB）的多波束辐射。该太赫兹收发射频系统采用了5对收发芯片呈十字形排布于焦平面，在25 cm通信距离下实现了如图13所示的下行最高12 Gbit/s（16QAM）、上行4 Gbit/s（32QAM）的单路传输速率，5路合计总吞吐量66.8 Gbit/s[57]。上述结果验证了“多焦点透射阵列+多芯片空间复用”这一技术路径的可行性，为太赫兹频段的多用户同时接入提供了一种可扩展的解决方案。

3 结束语

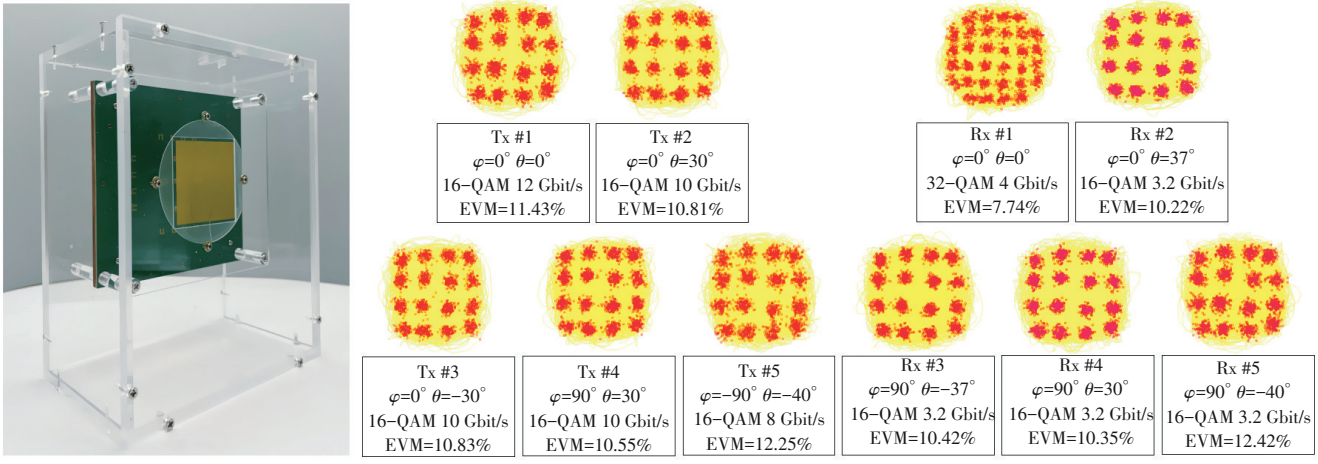
太赫兹频段具备海量频谱资源，已成为6G与高精度感知系统的核心支撑频段。硅基工艺凭借高集成度、低成本与宽带特性，持续推动太赫兹技术由实验室验证向工程实用化稳步发展。本文围绕100~300 GHz重点频段，综述东南大学毫米波太赫兹技术团队在硅基太赫兹芯片以及通信、雷达系统领域的相关研究进展。

在芯片层面，梳理了东南大学毫米波太赫兹技术团队在硅基太赫兹核心芯片方面的阶段性成果。信号源方面，205~273 GHz 6倍频链实现9 dBm峰值饱和输出功率，212~310 GHz放大倍频链获得98 GHz的3 dB带宽，287~304 GHz推挽VCO实现3.61 dBm峰值输出功率，分别验证了倍频链路、宽带覆盖与基波振荡3条技术路线的可行性。在放大器方面，211~263 GHz四路差分功率合成功放实现14.7 dBm饱和输出功率，90~180 GHz CMOS宽带功放全频带输出高于



IF：中频　LNA：低噪声放大器　LO：本振　PCB：印制电路板

图9　300 GHz多波束MIMO射频收发系统架构[57]



（a）300 GHz实物样机　（b）下行通信速率　（c）上行通信速率

EVM：误差矢量幅度　QAM：正交振幅调制

图10　300 GHz多波束MIMO射频收发系统实物样机和测试星座图[57]

15 dBm、峰值达18 dBm，2~250 GHz超宽带放大器增益带宽积达4.67 THz，形成了高功率、宽带覆盖与超宽带增益三条特色技术路线。变频器方面，300 GHz四次谐波混频器与有源上变频器分别验证了低本振频率与集成驱动两种频率变换方案。收发机方面，220 GHz收发芯片组完成11.2 Gbit/s 16QAM传输，200 GHz模式可调收发机芯片，展示了太赫兹频段丰富频谱资源下通信和感知一体化集成的能力。

在系统集成层面，阵列化已成为突破太赫兹链路预算瓶颈的重要技术方向。在通信应用方面，220 GHz三角晶格发射阵列通过大间距二维阵列与全金属波导封装，该微型太赫兹阵列发射机在EIRP 42.7 dBm条件下，完成基于16QAM调制、4.5 GHz带宽信号的100 m距离18 Gbit/s实时通信演示；300 GHz多焦点透射阵多输入多输出（MIMO）收发机采用高斯加权相位校正生成多路独立波束，实现±40二维空间覆

盖与66.8 Gbit/s总吞吐量。在成像雷达应用方面，220 GHz FMCW成像雷达融合阿基米德螺旋非均匀采样与Voronoi校正算法，在维持2.7 mm方位分辨率、3 cm距离分辨率的基础上，成像耗时降低55%，探测效率得到显著提升。

综上，硅基太赫兹技术在通信速率、覆盖距离与感知精度等关键指标上已取得显著突破，正从单功能验证向多功能系统集成、由短距演示向中距实用化稳步推进。面向6G全息通信与数字孪生等远景需求，后续研究应重点关注可锁相宽带源、多通道注入锁定网络、空间功率合成架构、高线性FMCW扫频技术及芯片封装一体集成设计，推动太赫兹系统向更高集成度、更大规模阵列与更优系统能效持续演进，为“数万物智联、数字孪生”的6G愿景提供坚实硬件与技术支撑。

参考文献

[1] Chen J X, Hong W, Tang H J, et al. Silicon based millimeter wave and THz ICs [J]. IEICE transactions on electronics, 2012, E95.C(7): 1134–1140. DOI: 10.1587/transele.e95.c.1134

[2] Zhou P G, Chen J X, Tang S Y, et al. Research on silicon-based terahertz communication integrated circuits [J]. Chinese journal of electronics, 2022, 31(3): 516–533. DOI: 10.1049/cje.2021.00.253

[3] Chen J, Zhou P, Yu J, et al. Research towards terahertz power amplifiers in silicon-based process [J]. ZTE Communications, 2023, 21(2): 88–94. DOI: 10.12142/ZTECOM.202302012

[4] Zhou P G, Chen J X, Yan P P, et al. High output power 243 GHz voltage controlled oscillator in a 130 nm SiGe BiCMOS process [J]. Electronics letters, 2018, 54(6): 348–350. DOI: 10.1049/el.2017.3887

[5] Hou D B, Chen J X, Yan P P, et al. A 270 GHz × 9 multiplier chain MMIC with on-chip dielectric-resonator antenna [J]. IEEE transactions on terahertz science and technology, 2018, 8(2): 224–230. DOI: 10.1109/tthz.2017.2786027

[6] Zhou P G, Chen J X, Yan P P, et al. A 280–325 GHz frequency multiplier chain with 2.5 dBm peak output power [C]// Proceedings of IEEE Custom Integrated Circuits Conference (CICC). IEEE, 2019: 1–4. DOI: 10.1109/cicc.2019.8780333

[7] Gao H, Chen J X, Hong W, et al. A 0.13 THz amplifier integrated with a frequency doubler for a 0.26 THz 0 dBm output power [C]//Proceedings of 44th International Conference on Infrared, Millimeter, and Terahertz Waves (IRMMW-THz). IEEE, 2019: 1–2. DOI: 10.1109/irmmw-thz.2019.8874444

[8] Zhou P G, Chen J X, Yan P P, et al. A 143.2–168.8-GHz signal source with 5.6 dBm peak output power in a 130-nm SiGe BiCMOS process [J]. Science China information sciences, 2020, 63(12): 229402. DOI: 10.1007/s11432-019-2732-1

[9] Zhou P G, Chen J X, Yan P P, et al. A 273.5–312-GHz signal source with 2.3 dBm peak output power in a 130-nm SiGe BiCMOS process [J]. IEEE transactions on terahertz science and technology, 2020, 10(3): 260–270. DOI: 10.1109/tthz.2020.2967240

[10] Yu J Y, Chen J X, Li Z K, et al. A 212–260 GHz broadband frequency multiplier chain (× 4) in 130-nm BiCMOS technology [C]//Proceedings of IEEE MTT-S International Microwave Symposium (IMS). IEEE, 2021: 454–457. DOI: 10.1109/ims19712.2021.9575010

[11] Li Z K, Chen J X, Tang D W, et al. A 205–273-GHz frequency multiplier chain (× 6) with 9-dBm output power and 1.92% DC-to-RF efficiency in 0.13- μm SiGe BiCMOS [J]. IEEE transactions on microwave theory and techniques, 2023, 71(7): 2909–2919. DOI: 10.1109/tmtt.2023.3238765

[12] Wang Z J, Zhou P G, Li Z K, et al. A compact SiGe amplifier-frequency-doubler chain with 7.1-dBm Psat and 98-GHz bandwidth for sub-THz applications [J]. IEEE transactions on microwave theory and techniques, 2024, 72(6): 3485–3495. DOI: 10.1109/tmtt.2023.3328031

[13] Yan Z, Chen J X, Chen Z, et al. A 278–348 GHz 6th harmonic injection locking frequency multiplier based on 3rd harmonic injection locking oscillator in 130 nm SiGe process [C]// Proceedings of IEEE Radio Frequency Integrated Circuits Symposium (RFIC). IEEE, 2024: 155–158. DOI: 10.1109/rfic61187.2024.10600036

[14] Chen Z, Dong H C, Chen Z Y, et al. 380-GHz third harmonic signal generation using differentially pumped varactors in a CMOS voltage controlled oscillator [J]. IEEE transactions on circuits and systems I: Regular Papers, 2025, 72(7): 3104–3114. DOI: 10.1109/tcsi.2024.3519170

[15] Wang Z J, Li Z K, Xia X Y, et al. A 247–272-GHz SiGe frequency doubler with 8.2-dBm Psat enhanced by optimized fundamental load impedance and hybrid-mode driver amplifier [J]. IEEE transactions on microwave theory and techniques, 2025, 73(9): 6477–6490. DOI: 10.1109/tmtt.2025.3559956

[16] Li J B, Chen J X, Zhou P G, et al. A SiGe 87–127-GHz × 6 amplifier multiplier chain with 8.6-dBm peak output power and >35-dBc harmonic rejection [J]. IEEE microwave and wireless technology letters, 2025, 35(12): 2005–2008. DOI: 10.1109/lmwt.2025.3605348

[17] Zhang R, Chen Z, Wang Z J, et al. A 330-GHz wide tuning range VCO based on common-base cross-coupled topology in SiGe BiCMOS technology [J]. IEEE microwave and wireless technology letters, 2023, 33(10): 1462–1465. DOI: 10.1109/lmwt.2023.3307314

[18] Zhu W T, Zhang R, Tang D W, et al. A 0.3-THz reflection-based harmonic enhanced push–push VCO with 2.3-mW pout in 130-nm SiGe BiCMOS technology [J]. IEEE transactions on terahertz science and technology, 2026, 16(2): 165–178. DOI: 10.1109/tthz.2025.3594907

[19] Zhu W T, Zhang R, Chen J X, et al. A 286–299 GHz dual-core push-push VCO with harmonic enhancement in 130-nm SiGe BiCMOS technology [C]//Proceedings of IEEE International Symposium on Radio-Frequency Integration Technology (RFIT). IEEE, 2023: 85–87. DOI: 10.1109/rfit58767.2023.10243356

[20] Tousi Y M, Momeni O, Afshari E. A novel CMOS high-power terahertz VCO based on coupled oscillators: theory and implementation [J]. IEEE journal of solid-state circuits, 2012, 47(12): 3032–3042. DOI: 10.1109/jssc.2012.2217853

[21] Shopov S, Balteanu A, Hasch J, et al. A 234–261-GHz 55-nm SiGe BiCMOS signal source with 5.4–7.2 dBm output power, 1.3% DC-to-RF efficiency, and 1-GHz divided-down output [J]. IEEE journal of solid-state circuits, 2016, 51(9): 2054–2065. DOI: 10.1109/jssc.2016.2560198

[22] Liang Y, Boon C C, Qi G Z, et al. A low-jitter and low-reference-spur 320 GHz signal source with an 80 GHz integer-N phase-locked loop using a quadrature XOR technique [J]. IEEE transactions on microwave theory and techniques, 2022, 70(5): 2642–2657. DOI: 10.1109/tmtt.2022.3156901

[23] Starke D, Vogelsang F, Bott J, et al. A 360 GHz fully integrated

differential signal source with 106.7 GHz continuous tuning range in 90 nm SiGe: C BiCMOS [J]. IEEE transactions on microwave theory and techniques, 2024, 72(8): 4685–4700. DOI: 10.1109/tmtt.2024.3356610
[24] Hou D B, Xiong Y Z, Goh W L, et al. A D–band cascode amplifier with 24.3 dB gain and 7.7 dBm output power in 0.13 μm SiGe BiCMOS technology [J]. IEEE microwave and wireless components letters, 2012, 22(4): 191–193. DOI: 10.1109/lmwc.2012.2188624
[25] Tang D W, Li Z K, Chen J X, et al. An ultra–wideband amplifier with a novel non– distributed butterfly topology achieving 2–250 GHz bandwidth and 4.67 THz GBW in 130nm SiGe BiCMOS [C]//Proceedings of IEEE Custom Integrated Circuits Conference (CICC). IEEE, 2023: 1–2. DOI: 10.1109/cicc57935.2023.10121291
[26] Qi Y, Chen Z, Wang L, et al. A 122–143 GHz (~1/2 fT) low noise amplifier with 7 dB noise figure in 130nm SiGe BiCMOS [C]// Proceedings of IEEE MTT–S International Wireless Symposium (IWS). IEEE, 2024: 1–3. DOI: 10.1109/iws61525.2024.10713756
[27] Zhu W T, Tang D W, Li Z K, et al. A D–band 28–nm CMOS differential low–noise amplifier with transformer–based broadband matching network applied for 6G receiver [C]// Proceedings of IEEE MTT–S International Wireless Symposium (IWS). IEEE, 2024: 1–3. DOI: 10.1109/iws61525.2024.10713568
[28] Mehta Y, Thomas S, Babakhani A. A 140 – 220–GHz low–noise amplifier with 6–dB minimum noise figure and 80–GHz bandwidth in 130–nm SiGe BiCMOS [J]. IEEE microwave and wireless technology letters, 2023, 33(2): 200–203. DOI: 10.1109/lmwc.2022.3208204
[29] Lee H, Yun B, Jeon H, et al. A D–band wideband low–noise amplifier adopting pseudo–simultaneous noise and input matched dual–peak Gmax–core [J]. IEEE transactions on microwave theory and techniques, 2024, 72(5): 3260–3273. DOI: 10.1109/tmtt.2023.3322838
[30] Li H B, Chen J X, Hou D B, et al. A 250–GHz differential SiGe amplifier with 21.5–dB gain for sub–THz transmitters [J]. IEEE transactions on terahertz science and technology, 2020, 10(6): 624–633. DOI: 10.1109/tthz.2020.3019361
[31] Li H B, Chen J X, Hou D B, et al. A 230–GHz SiGe amplifier with 21.8–dB gain and 3–dBm output power for sub–THz receivers [J]. IEEE microwave and wireless components letters, 2021, 31(8): 1004–1007. DOI: 10.1109/lmwc.2021.3090466
[32] Tang D W, Yang C, Zhou P G, et al. A 70 – 160–GHz ultrawideband amplifier utilizing reverse–side grounded balun with balance compensation in 130–nm SiGe process [J]. IEEE microwave and wireless technology letters, 2025, 35(11): 1796–1798. DOI: 10.1109/lmwt.2025.3595553
[33] Li Z, Chen J, Li H, et al. A 220–GHz power amplifier with 22.5–dB gain and 9–dBm Psat in 130–nm SiGe [J]. IEEE microwave and wireless components letters, 2021, 31(10): 1166–1169. DOI: 10.1109/LMWC.2021.3105611
[34] Li X C, Chen W H, Zhou P G, et al. A 250 – 310 GHz power amplifier with 15–dB peak gain in 130–nm SiGe BiCMOS process for terahertz wireless system [J]. IEEE transactions on terahertz science and technology, 2022, 12(1): 1–12. DOI: 10.1109/tthz.2021.3099057
[35] Yu J Y, Chen J X, Zhou P G, et al. A 211–to–263–GHz dual–LC–tank–based broadband power amplifier with 14.7–dBm PSAT and 16.4–dB peak gain in 130–nm SiGe BiCMOS [J]. IEEE journal of solid–state circuits, 2023, 58(2): 332–344. DOI: 10.1109/jssc.2022.3192043
[36] Meng Q Q, Zhou P G, Chen Z Y, et al. A 200 GHz power amplifier with 15.3–dBm Psat utilizing gm–boosting and multi–coupled–line balun combining in 130–nm SiGe BiCMOS [C]// Proceedings of IEEE MTT–S International Wireless Symposium (IWS). IEEE, 2025: 1–3. DOI: 10.1109/iws65943.2025.11177789
[37] Tang D W, Yang C, Zhou P G, et al. A compact 90 – 180 GHz, 15 – 18 dBm power amplifier with novel self–shielding load–open balun and broadband fourth–order LC ladder power combiner in 28–nm CMOS [J]. IEEE journal of solid–state circuits, 2025, 60(8): 2680–2693. DOI: 10.1109/jssc.2024.3518834
[38] Li X C, Chen W H, Li S Y, et al. A high–efficiency 142 – 182–GHz SiGe BiCMOS power amplifier with broadband slotline–based power combining technique [J]. IEEE journal of solid–state circuits, 2022, 57(2): 371–384. DOI: 10.1109/jssc.2021.3107428
[39] Bücher T, Grzyb J, Hillger P, et al. A broadband 300 GHz power amplifier in a 130 nm SiGe BiCMOS technology for communication applications [J]. IEEE journal of solid–state circuits, 2022, 57(7): 2024–2034. DOI: 10.1109/jssc.2022.3162079
[40] Li S W, Rebeiz G M. High Efficiency D–band multiway power combined amplifiers with 17.5 – 19–dBm Psat and 14.2 – 12.1% peak PAE in 45–nm CMOS RFSOI [J]. IEEE journal of solid–state circuits, 2022, 57(5): 1332–1343. DOI: 10.1109/jssc.2022.3145394
[41] Zhou R, Chen J X, Li Z K, et al. A 260–GHz power amplifier with 12.5–dBm Psat and 21.4–dB peak gain utilizing a modified coupled–line–balun network [J]. IEEE transactions on microwave theory and techniques, 2024, 72(5): 3031–3045. DOI: 10.1109/tmtt.2023.3318734
[42] Li Z K, Chen J X, Wang Z J, et al. A 206 – 264 GHz power amplifier based on a high–linearity cascode core with 15 dB gain and 12.2–dBm Psat in 130–nm SiGe BiCMOS [J]. IEEE transactions on terahertz science and technology, 2024, 14(2): 293–297. DOI: 10.1109/tthz.2024.3349481
[43] Wang C, Hou D, Chen J, et al. A 300 GHz 4th–harmonic mixer in 0.13 μm SiGe BiCMOS technology [C]//2018 IEEE International Symposium on Radio–Frequency Integration Technology (RFIT). IEEE, 2018: 1–3. DOI: 10.1109/RFIT.2018.8524040
[44] Zheng S D, Li Z K, Zhou P G, et al. A 300–GHz upconverter with 0–dBm Psat and 44–GHz bandwidth in 130–nm SiGe BiCMOS [J]. IEEE microwave and wireless technology letters, 2023, 33(12): 1646–1649. DOI: 10.1109/lmwt.2023.3322938
[45] Zhong Q, Choi W, Kenneth K O. Terahertz even–order subharmonic mixer using symmetric MOS varactors [J]. IEEE journal of solid–state circuits, 2021, 56(2): 355–366. DOI: 10.1109/jssc.2020.3024177
[46] Chen Z Y, Choi W, Kenneth K O. 300–GHz double–balanced up–converter using asymmetric MOS varactors in 65–nm CMOS [J]. IEEE journal of solid–state circuits, 2022, 57(8): 2336–2347. DOI: 10.1109/JSSC.2022.3171545
[47] Soylu U, Alizadeh A, Ahmed A S H, et al. A 272 GHz InP HBT direct–conversion transmitter with 14.1 dBm output power [C]// Proceedings of 18th European Microwave Integrated Circuits Conference (EuMIC). IEEE, 2023: 1–4
[48] Jyo T, Hamada H, Tsutsumi T, et al. 220–to–320–GHz fundamental mixer in 60–nm InP HEMT technology achieving 240–gbps dual–band data transmission [J]. IEEE transactions on microwave theory and techniques, 2024, 72(1): 516–524. DOI: 10.1109/TMTT.2023.3327478
[49] Zhou P G, Chen J X, Yan P P, et al. A 150–GHz transmitter with 12–dBm peak output power using 130–nm SiGe: C BiCMOS

process [J]. IEEE transactions on microwave theory and techniques, 2020, 68(7): 3056–3067. DOI: 10.1109/TMTT.2020.2989112
[50] Li H B, Chen J X, Zhou P G, et al. Compact low–power 154 GHz receiver front–end in 0.13 μm SiGe BiCMOS [J]. IET microwaves, antennas & propagation, 2020, 14(9): 955–959. DOI: 10.1049/iet–map.2019.0511
[51] Li Z K, Chen J X, Li H B, et al. A 220–GHz sliding–IF quadrature transmitter and receiver chipset for high data rate communication in 0.13–μm SiGe BiCMOS [J]. IEEE journal of solid–state circuits, 2023, 58(7): 1913–1927. DOI: 10.1109/JSSC.2023.3236621
[52] Zhang R, Tang D W, Chen Z, et al. A D–band OOK transmitter with 50–GHz bandwidth achieving 32–gbps data rate in 28–nm CMOS [J]. IEEE journal of solid–state circuits, 2024, 59(8): 2347–2361. DOI: 10.1109/JSSC.2024.3354066
[53] Tang D W, Xia X Y, Yan Z, et al. 24.1 a 90–to–180 GHz APD–integrated transmitter achieving 18dBm Psat in 28nm CMOS [C]//Proceedings of IEEE International Solid–State Circuits Conference (ISSCC). IEEE, 2024: 411–413. DOI: 10.1109/isscc49657.2024.10454268
[54] Tang D W, Xia X Y, Huang L Y, et al. Sub–terahertz wideband ASK transceiver for 14/27/64 Gb/s 0.27–km/0.12–m/0.1–mm interconnection in 28–nm CMOS [J]. IEEE journal of solid–state circuits, 2026, 61(8): 3832–3848. DOI: 10.1109/JSSC.2026.3665552
[55] Zhou R, Chen J X, Tang S Y, et al. A 200–GHz modulable transceiver with 35–dB Tx on – off isolation and 16–Gb/s code rate for MIMO radar in 130–nm SiGe process [J]. IEEE journal of solid–state circuits, 2025, 60(11): 4267–4286. DOI: 10.1109/jssc.2025.3563825
[56] Tang S Y, Li Z K, Zheng S D, et al. A 285 – 310 GHz four–channel transceiver with 22.6 dBm EIRP supporting 64QAM modulation in 130–nm SiGe process [J]. Science China information sciences, 2025, 68(12): 220305. DOI: 10.1007/s11432–025–4651–9
[57] Zhao J H, Tang S Y, Xie F, et al. A 300–GHz 5T5R silicon–based MIMO transceiver integrated with a 2–D multifocal transmit–array [J]. IEEE transactions on microwave theory and techniques, 2025, 73(12): 10843–10854. DOI: 10.1109/TMTT.2025.3602154
[58] Al–Eryani J, Knapp H, Kammerer J, et al. Fully integrated single–chip 305 – 375–GHz transceiver with on–chip antennas in SiGe BiCMOS [J]. IEEE transactions on terahertz science and technology, 2018, 8(3): 329–339. DOI: 10.1109/tthz.2018.2823202
[59] Rodríguez–Vázquez P, Grzyb J, Heinemann B, et al. A 16–QAM 100–Gb/s 1–M wireless link with an EVM of 17% at 230 GHz in an SiGe technology [J]. IEEE microwave and wireless components letters, 2019, 29(4): 297–299. DOI: 10.1109/LMWC.2019.2899487
[60] Lee S, Hara S, Yoshida T, et al. An 80–Gb/s 300–GHz–band single–chip CMOS transceiver [J]. IEEE journal of solid–state circuits, 2019, 54(12): 3577–3588. DOI: 10.1109/JSSC.2019.2944855
[61] Hu Z, Wang C, Han R N. A 32–unit 240–GHz heterodyne receiver array in 65–nm CMOS with array–wide phase locking [J]. IEEE journal of solid–state circuits, 2019, 54(5): 1216–1227. DOI: 10.1109/JSSC.2019.2893231
[62] Liu C X, Li Z, Yamazaki Y, et al. A 640–Gb/s 4 × 4–MIMO D–band CMOS transceiver chipset [J]. IEEE journal of solid–state circuits, 2025, 60(4): 1132–1149. DOI: 10.1109/JSSC.2024.3515640
[63] Zhou P G, Chen J X, Wang Z J, et al. A 270–to–300 GHz amplifier–last transmitter with 6.7 dBm peak output power using 130 nm SiGe process [C]//Proceedings of IEEE Radio Frequency Integrated Circuits Symposium (RFIC). IEEE, 2025: 175–178. DOI: 10.1109/rfic61188.2025.11082814
[64] Qi Y, Chen Z, Yan Z, et al. A 110 – 150 GHz broadband TDD front end in SiGe BiCMOS [J]. IEEE microwave and wireless technology letters, 2025, 35(8): 1250–1253. DOI: 10.1109/lmwt.2025.3563580
[65] Hou D B, Xiong Y Z, Goh W L, et al. 130–GHz on–chip meander slot antennas with stacked dielectric resonators in standard CMOS technology [J]. IEEE transactions on antennas and propagation, 2012, 60(9): 4102–4109. DOI: 10.1109/TAP.2012.2207077
[66] Hou D B, Hong W, Chen J X, et al. 130 GHz on–chip dielectric resonator antenna array in CMOS technology [C]//Proceedings of Sixth Asia–Pacific Conference on Antennas and Propagation (APCAP). IEEE, 2017: 1–3. DOI: 10.1109/apcap.2017.8420838
[67] Li J, Li P, Zhou P, et al. A 130 GHz 360° gain–invariant phase shifter with 5.625° phase resolution, 0.19° RMS phase error and <0.56 dB RMS gain error [C]//2025 IEEE MTT–S International Microwave Symposium (IMS). IEEE, 2025: 831–834. DOI: 10.1109/IMS40360.2025.11103934
[68] Lu H Y, Chen J X, Yan P P, et al. 280 – 300 GHz SiGe–InP hybrid–integrated transmitter with 21.9 dBm EIRP and 10 Gbps data rate [J]. IET microwaves, antennas & propagation, 2024, 18(12): 878–884. DOI: 10.1049/mia2.12532
[69] Tang S Y, Zhou P G, Zhou R, et al. A 200–GHz phased array transmitter with element–level scanning antenna for ± 45° scanning range with 0.71 λ0 antenna pitch [C]//Proceedings of IEEE Radio Frequency Integrated Circuits Symposium (RFIC). IEEE, 2025: 171–174. DOI: 10.1109/RFIC61188.2025.11082962
[70] Xie F, Hao Z C, Li Z K, et al. A 220–GHz planar triangular lattice transmitter array with 42.7–dBm peak EIRP for long–distance high–data–rate wireless communication [J]. IEEE transactions on microwave theory and techniques, 2025, 73(6): 3194–3208. DOI: 10.1109/TMTT.2024.3501391
[71] Meng Q Q, Wang Z H, Zhou P G, et al. 20.10 a 214–to–242GHz miniaturized co–packaged PA–antenna array with 29 dBm lens–less eirp in a 0.13μm SiGe process [C]//Proceedings of IEEE International Solid–State Circuits Conference (ISSCC). IEEE, 2026: 358–360. DOI: 10.1109/isscc49663.2026.11409245
[72] Takano K, Katayama K, Hara S, et al. 300–GHz CMOS transmitter module with built–in waveguide transition on a multilayered glass epoxy PCB [C]//Proceedings of IEEE Radio and Wireless Symposium (RWS). IEEE, 2018: 154–156. DOI: 10.1109/RWS.2018.8304972
[73] Elkhouly M, Ha J, Holyoak M J, et al. Fully integrated 2D scalable TX/RX chipset for D–band phased–array–on–glass modules [C]//Proceedings of IEEE International Solid–State Circuits Conference (ISSCC). IEEE, 2022: 76–78. DOI: 10.1109/ISSCC42614.2022.9731626
[74] Abdo I, Jyo T, Pander A, et al. 300–GHz–band four–element CMOS–InP hybrid phased–array transmitter with 36circ steering range [J]. IEEE microwave and wireless technology letters, 2023, 33(6): 887–890. DOI: 10.1109/LMWT.2023.3267790
[75] Yu B, Wang Z G, Li O P, et al. A 200–GHz four–element phased–array receiver system–in–package using HTCC technology for sub–terahertz communications [J]. IEEE transactions on microwave theory and techniques, 2024, 72(7): 3920–3934. DOI: 10.1109/TMTT.2023.3343396
[76] Hou D B, Hong W, Goh W L, et al. D–band on–chip higher–order–mode dielectric–resonator antennas fed by half–mode

cavity in CMOS technology [J]. IEEE antennas and propagation magazine, 2014, 56(3): 80–89. DOI: 10.1109/MAP.2014.6867684

[77] Liu H M, Hao Z C, Xie F, et al. A 220–GHz high–resolution near–range FMCW imaging radar system [J]. IEEE transactions on microwave theory and techniques, 2026, 74(9): 8432–8444. DOI: 10.1109/TMTT.2026.3717093

作　者　简　介



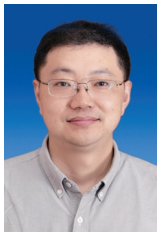
郝张成，东南大学首席教授、博士生导师，教育部“长江学者”特聘教授，担任 *IEEE Antennas and Wireless Propagation Letters* 等国际期刊的副主编；主要研究方向为毫米波太赫兹器件与射频系统、B5G/6G多波束阵列、卫星通信星载/终端平面相控阵等；获国家自然科学奖二等奖（2/5）、国家科技进步奖二等奖（8/10）、中国电子学会科技创新团队奖等多项国家和省部级学术奖励；近年来主持国家级项目20余项；发表论文200余篇。



周培根，东南大学毫米波全国重点实验室副研究员；主要研究方向包括毫米波太赫兹核心器件与收发芯片、毫米波太赫兹异质/异构集成技术、毫米波太赫兹通信和感知系统等；先后主持国家/省部级项目10余项；发表论文100余篇，拥有授权发明专利10余项。



缪卓伟，东南大学毫米波全国重点实验室副研究员；主要研究方向为面向新兴场景与重大需求的毫米波/太赫兹天线理论、器件设计及系统应用等；获得IEEE AP–S Fellowship Program奖等多项学术奖励；先后主持或参与国家/省部级项目10余项；发表论文60余篇。



陈继新，东南大学首席教授、电磁场与微波工程系主任，曾任2021年全国微波毫米波会议技术委员会主席、IEEE RFIT2019 TPC主席等；主要研究方向为微波毫米波芯片与系统；2016年获首届Keysight Early Career Professor Award以及国家自然科学奖二等奖，2021年入选教育部“长江学者”奖励计划；发表论文100余篇，拥有发明专利20余项。



洪伟，东南大学首席教授、教育部“长江学者”特聘教授、国家杰出青年科学基金获得者、IEEE Fellow、中国电子学会会士、中国科学院院士、中国电子学会微波分会副主任委员、天线分会副主任委员，曾任毫米波国家重点实验室主任、信息科学与工程学院院长，IEEE MTT–S AdCom委员等；主要研究领域包括毫米波基础理论、芯片与系统、测量技术与仪器；牵头承担完成国家“973”项目、基金委创新群体项目、国家重大科研仪器研制项目等；获国家奖3项，其中牵头获国家自然科学二等奖1项、国家科技进步二等奖1项，获省部级科技一等奖4项、中国电子学会创新团队奖等，获首届全国创新争先奖状、IEEE 802.11aj国际标准杰出贡献奖、IEEE MTT–S微波奖等；发表论文400余篇，出版学术专著4部，论著他引37 000余次。