



智算光互联技术进展及趋势

Advances and Evolutionary Trends in Optical Interconnection Technology for Intelligent Computing

张平化/ZHANG Pinghua¹, 王会涛/WANG Huitao¹,
王勇/WANG Yong²

(1. 中兴光电子技术有限公司, 中国南京 210012;
2. 中兴通讯股份有限公司, 中国 深圳 518057)
(1. ZTE Photonics Technology Co., Ltd., Nanjing 210012, China;
2. ZTE Corporation, Shenzhen 518057, China)

DOI: 10.12142/ZTETJ.202506008

网络出版地址: <https://link.cnki.net/urlid/34.1228.TN.20251219.0951.002>

网络出版日期: 2025-12-19

收稿日期: 2025-10-16

摘要: AI大模型的快速迭代,直接推动集群算力需求进入高速增长通道,而互联技术作为破解集群算力瓶颈的核心抓手,其战略价值不断提升。智算集群更是将互联需求从“单纯扩规模”推向“规模、性能、灵活性三位一体升级”。从技术底层逻辑出发,介绍了智算光互联关键技术进展,认为光电融合的核心是光互联技术的应用边界持续向芯片级、网络级延伸。而光输入输出(OIO)/共封装光学(CPO)互联技术与光交换(OCS)技术,正是精准适配这一发展趋势的关键技术方向——既能满足智算集群对高带宽、低能耗、高可靠的核心需求,又可兼顾多租户场景下资源灵活分割与调配的互联诉求。

关键词: 光电融合; 共封装光学; 光输入输出; 光交换

Abstract: The rapid iteration of AI large models has directly propelled the demand for cluster computing power along a high-growth trajectory. As a core lever for breaking through the bottlenecks in cluster computing power, interconnection technology is witnessing a steady rise in its strategic value. Particularly for intelligent computing clusters, interconnection requirements have evolved beyond "simple scale expansion" to "a trinity upgrade encompassing scale, performance, and flexibility". From the perspective of underlying technical logic, the key technological advancements in intelligent computing optical interconnection are discussed. It is believed that the core of optoelectronic fusion lies in the continuous extension of optical interconnection technology's application boundaries—expanding both to the chip level and network level. Notably, optical input/output (OIO)/co-packaged optics (CPO) interconnection technologies and optical circuit switching (OCS) are precisely the key research directions that align with this development trend. They meet the core requirements of intelligent computing clusters for high bandwidth, low energy consumption, and high reliability, additionally accommodating the interconnection needs for flexible resource partitioning and allocation in multi-tenant scenarios.

Keywords: optoelectronic fusion; CPO; OIO; OCS

引用格式: 张平化, 王会涛, 王勇. 智算光互联技术进展及趋势 [J]. 中兴通讯技术, 2025, 31(6): 53–60. DOI: 10.12142/ZTETJ.202506008

Citation: ZHANG P H, WANG H T, WANG Y. Advances and evolutionary trends in optical interconnection technology for intelligent computing [J]. ZTE technology journal, 2025, 31(6): 53–60. DOI: 10.12142/ZTETJ.202506008

1 AI时代的光互联需求

AI大模型参数规模快速增长,推动算力需求进入指数级增长通道(每两年增幅达100倍),但硬件性能提升滞后(单颗图形处理器算力每两年仅增3.3倍,内存及电互联带宽增幅更低),导致单一计算单元无法支撑大模型高效训练,成为产业发展梗阻^[1]。为填补算力缺口,业界采用集群化方案:先将多颗图形处理器(GPU)整合为超节点,再通过超节点组网构建AI集群。这一方案对互联技术提出“低时延、高带宽、低损耗”的要求,而传统电互联因物理局限难以适配。具体表现为:在传输性能方面,印制电路板(PCB)与铜缆插入损耗高、信号衰减快,限制跨板传输和

架构扩展;在带宽与集成效率方面,存在带宽天花板,边缘带宽密度低,制约集成效率;在部署与能耗方面,铜缆用量大,使设备重量、部署复杂度及能耗显著增加,与轻量化、低功耗目标相悖。

行业分析指出:未来10年,不是算力增长跟不上需求,而是若没有光技术的突破,算力需求将永远被“传输瓶颈”所束缚。若缺乏光技术的突破性应用,这种“传输瓶颈”会像无形的锁链一样,将海量算力困在“数据无法高效流动”的牢笼中——一边是集群内闲置的算力资源,一边是大模型训练的算力饥渴,最终形成“算力过剩”与“需求饥渴”并存的荒诞局面。而光技术,正是打开这一牢笼的唯一钥

匙。如图1所示,光输入输出(OIO)、共封装光学(CPO)、光交换(OCS)作为光互联技术落地的三大核心载体,正分别在“芯片级”“封装级”“集群级”3个关键维度精准破局:OIO依托封装内微光子器件,实现芯片间微秒级的极致低时延互联;CPO通过将光引擎与芯片封装集成,解决封装内信号损耗与能耗过高的问题;OCS以光信号交换替代传统电子交换,化解万卡级集群的带宽拥堵难题。三者共同构建“光-电-算”深度协同的算力流动新体系,为AI算力的高效释放提供全链路技术支撑。

2 芯片级光互联OIO

如图1所示,外部光信号经光纤阵列进入OIO芯粒完成“光→电”转换,电信号传输至中间算力芯片进行计算后,再由OIO芯粒转为光信号。随后,光信号经另一侧光纤阵列输出。这一过程实现了“光互联+电计算”的深度融合,为超大规模AI集群、全光算力网络等场景,提供高带宽、低时延的互联与计算支撑。

2.1 OIO实现方案

AI算力爆发推动芯片级光互联OIO技术向“高集成、低功耗、广适配”方向升级。在这种背景下,不同厂商依托自身技术积累、核心场景定位和供应链优势,形成了差异化显著的核心技术方案,如表1所示。

1) SiGe EAM方案

如图2所示,SiGe EAM方案是以SiGe电吸收调制器(EAM)为核心的光互联解决方案,依托TSMC 5 nm制程实现电子、光子系统深度协同。

SiGe EAM作为光子芯片(PIC)的关键发射端器件,其结构紧凑(调制区长度<50 μm)且热稳定性优异(-40~85 $^{\circ}\text{C}$ 下调制效率波动<5%)。该方案需与TSMC 5 nm电子芯片(EIC)深度配合:EAM将EIC放大、均衡后的电信号,编码到外部激光源(1310 nm/1550 nm)的激光载波上,信号经SiPh波导低损耗传输后,通过光栅耦合器与光纤阵列单元(FAU)批量耦合至外部光纤;在接收端,PIC内部的光电二极管将光信号转为电流,信号经EIC放大、解串后回传至电子系统。

该方案通过PIC中介层/光学多芯片互联桥(OMIB)与铜柱凸点实现EIC与PIC高密度异构集成,兼具低功耗(动态功耗为6.08 fJ/bit)、互补金属氧化物半导体(CMOS)工艺兼容优势,为数据中心AI训练、超算集群等场景提供Tbit/s级带宽、小于1 ns延迟的高效光互联支撑。

2) μLED 方案

如图3所示, μLED 方案(以Avicena Light BundleTM为代表)是基于微型发光二极管阵列的高密度光电异构集成互联技术,通过 μLED 阵列、多芯光纤束、微透镜阵列、PD阵

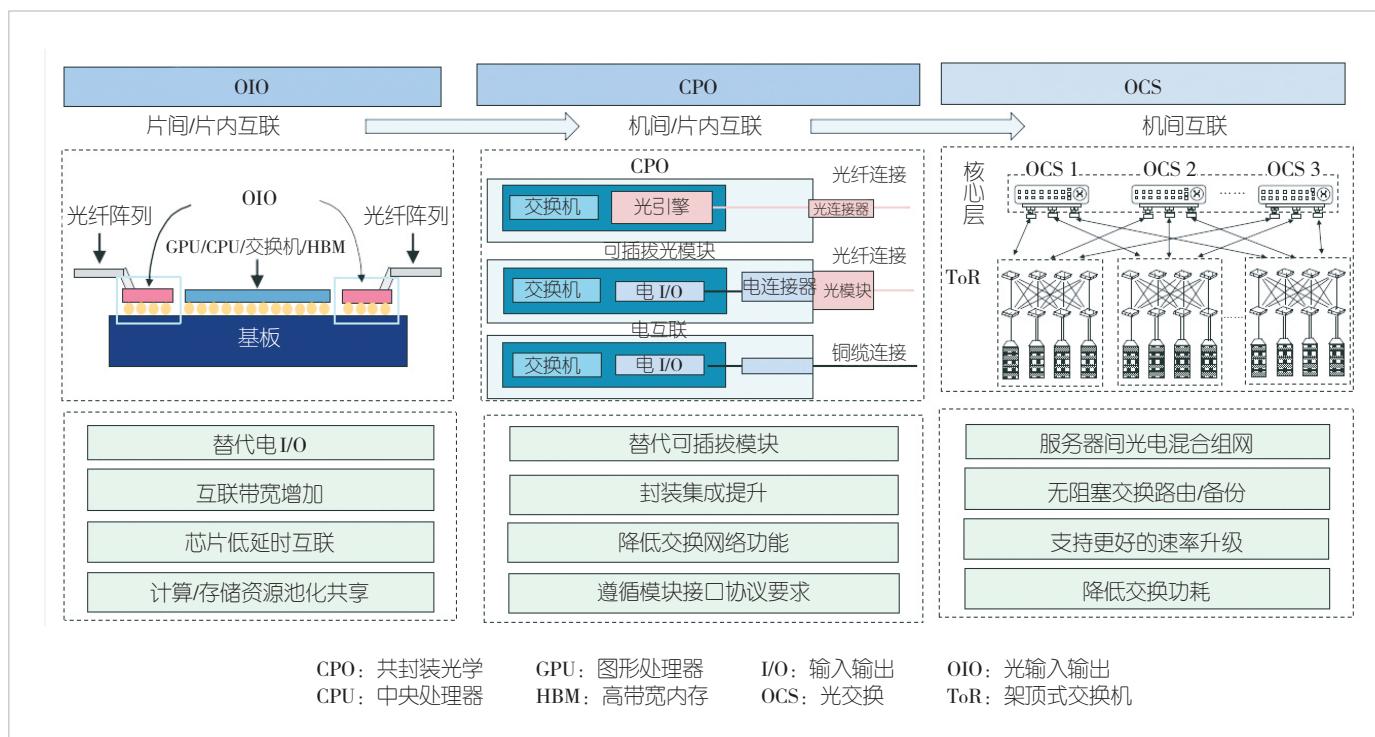
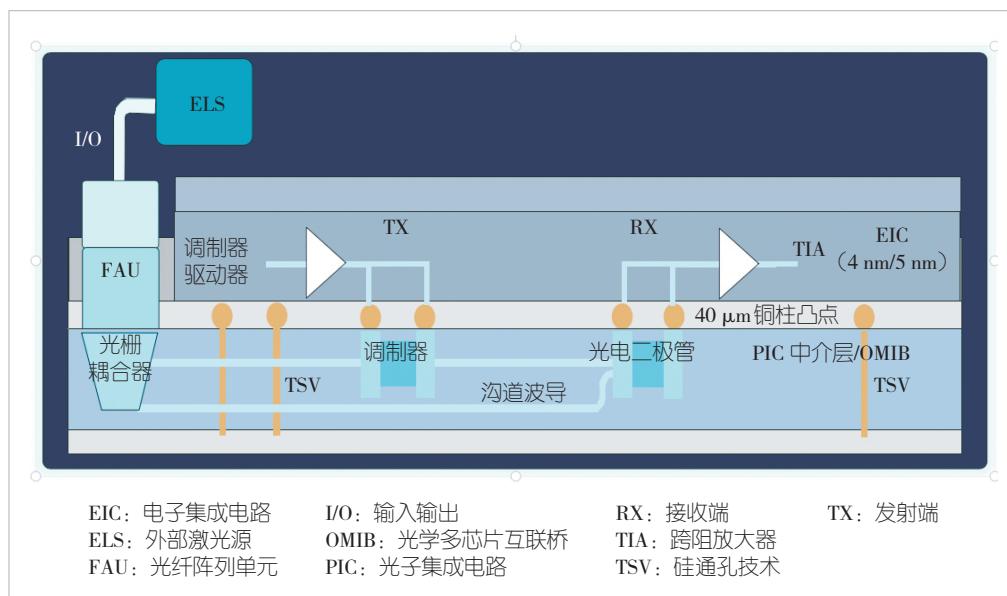
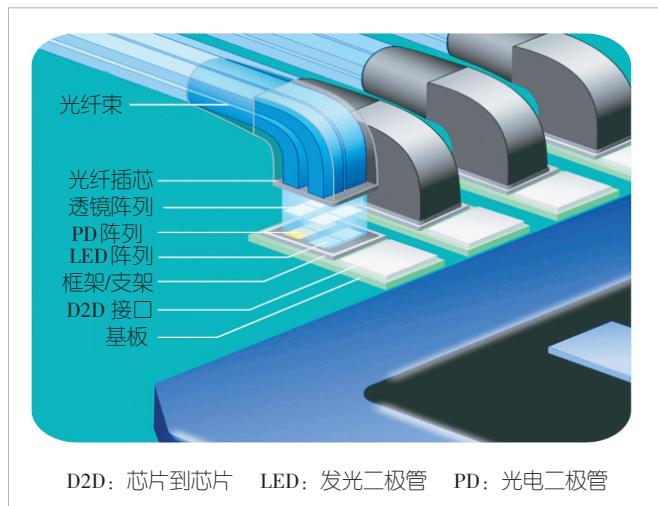


图1 光互联三大关键技术

表1 主流厂商OIO技术方案对比

厂商	核心方案	核心优势	应用挑战
Celestial AI	SiGe EAM 方案	1. CMOS 工艺兼容性: SiGe EAM 的核心工艺(如外延生长、光刻、刻蚀)与硅基 CMOS 完全兼容 2. 宽温稳定性: 硅基材料的温度免疫革命 3. 功耗优势: 基于电场调控吸收系数的电吸收效应, 静态功耗趋近于零, 动态功耗仅源于信号驱动	1. SiGe 外延工艺复杂性高: 性能高度依赖外延层质量, 生长时需精确控制锗含量与应变平衡, 工艺控制难度大 2. 非线性响应需专用补偿: 调制曲线存在非线性特性, 需通过专用技术进行补偿以保证信号质量
Avicena	μ LED 方案	1. 超低能效比: <1 pJ/bit, 大幅降低互能耗 2. 成本优势: 复用显示产业链, 降低商业化门槛	1. 单波速率受限: 单波速率局限于 10 Gbit/s 2. 材料工艺瓶颈: GaN 外延缺陷与波长均匀性难题
Ayar Labs/ Intel	MRM 方案	1. 超紧凑尺寸: 微米级几何突破, 芯片级光互联 2. 波分复用: 从单通道到多维度集成 3. 超低功耗: 电容负载优化+硅基工艺兼容, 实现皮焦级能效	1. 温度敏感性: 微环的调制性能高度依赖输入波长与谐振波长的匹配度, 温度导致的波长漂移会引发连锁反应 2. 非线性失真: 硅基载流子效应导致的信号质量劣化

CMOS: 互补金属氧化物半导体 EAM: 电吸收调制器 MRM: 微环调制器 μ LED: 微发光二极管

图2 SiGe EAM示意图^[2]图3 μ LED方案示意图^[3]

列以及芯片级电互联组件的协同, 构建“电-光-电”高效转换与长距传输链路。

3) MRM 方案

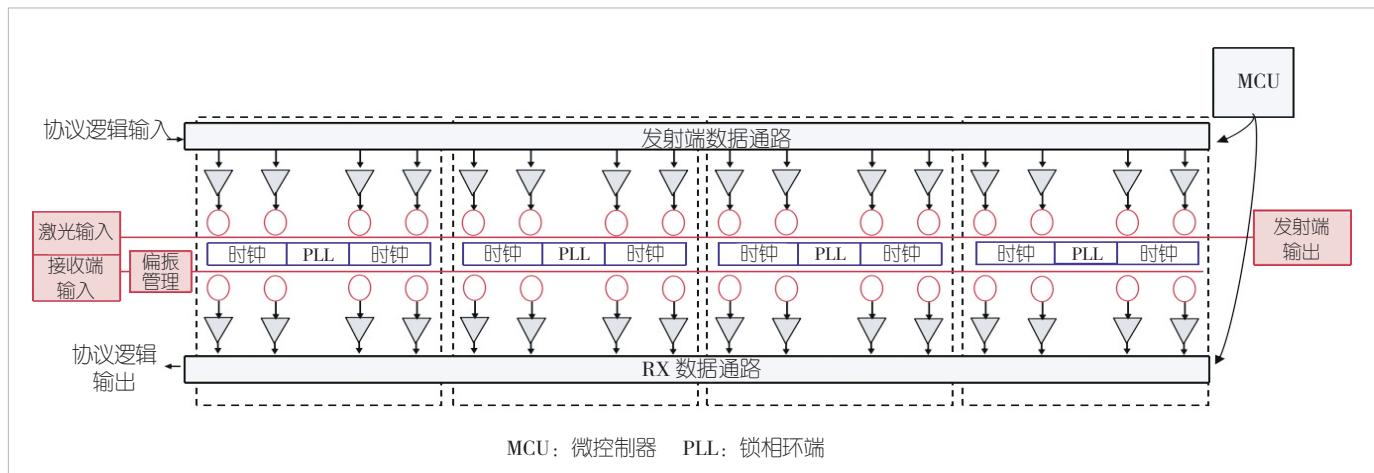
如图4所示, MRM 方案是高速光互联核心架构, 通过接收端 (TX) 数据通路、发射端 (RX) 数据通路、锁相环 (PLL)、微控制器 (MCU) 深度协同, 构建集高速信号调制、偏振补偿与智能管控于一体的高效传输机制。

在 MRM 方案中, 发射链路完成“电→光”高精度转换: 接收电信号后, 经内置时钟网络时序校准, 结合激光输入调制, 从输出端输出高稳定性光信号。接收链路聚焦“光→电”高保真还原: 通过偏振管理模块补偿单模光纤传输中的偏振态漂移, 经时钟网络重定时后, 将光信号还原为电信号回传协议逻辑。

架构上, MRM 方案采用“4组通道共享 PLL 与时钟资源”策略, 降低功耗并减少芯片面积。片上 MCU 实现全流程智能控制, 支持每通道 32 Gbit/s 非归零码 (NRZ) 高带宽传输, 凭借低损耗、高稳定性成为 AI 芯片互联与数据中心光通信的核心支撑技术。

2.2 OIO发展趋势

OIO 技术演进的核心是实现光电融合架构从“电互联辅助层”向“算力基础设施核心架构”的范式跃迁。这一跃迁

图4 MRM方案示意图^[4]

需要以OIO技术突破系列核心瓶颈为前提——这些瓶颈既涉及短期AI集群落地的技术适配与稳定性问题，又涉及中期生态标准化、量产规模化的诉求，同时也决定了算力基础设施全光化重构的长期发展。因此，瓶颈突破路径需与OIO三阶段演进深度适配，具体按技术阶段拆解如下：

- 1) 短期（AI集群落地验证阶段）：推动“外置光源+硅光引擎”混合架构在AI集群场景中实现稳定可靠运行，实现技术适配与工程化验证的闭环。
- 2) 中期（规模化普及阶段）：推动OIO技术规模化落地，核心是让技术具备商业化普及的经济性——一方面通过统一行业标准降低下游客户的适配成本，另一方面借助量产规模效应降低硬件研发与制造成本。当前需重点攻克与这两大目标对应的核心难题。
- 3) 长期（底层重构阶段）：对现有算力互联架构进行底层重构，最终目标是落地“晶圆级光芯片”与“全光化算力架构”，实现算力传输与管控的全链路光化升级。当前需优先攻克两类具有颠覆性的技术难题，为目标落地扫清关键障碍。

3 封装级光互联CPO

CPO技术的核心是打破传统芯片-光模块-主板分离式架构，将光引擎（集成调制器、光探测器等）与芯片（高端交换机芯片、AI加速器芯片等）共同集成于同一封装基板，形成“芯片-光引擎”一体化封装单元^[5]。其技术定位介于芯片级OIO（封装内光接口）与板级光互联（芯片通过线缆连接外部光模块）之间，将光信号传输距离从传统方案的厘米级（板级布线）缩短至毫米级（封装内互联），在物理层面解决光互联的核心痛点。

3.1 CPO实现方案

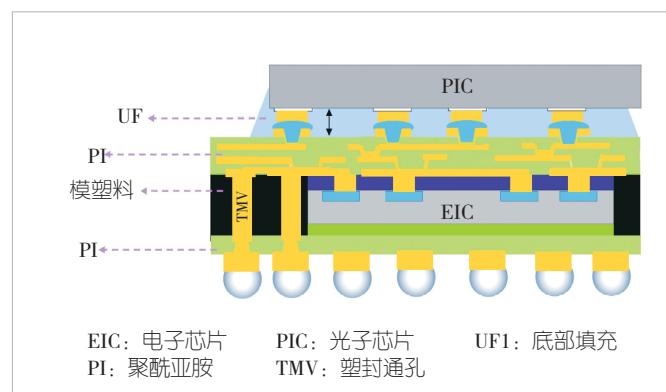
如表2所示，CPO作为突破数据中心高速互联瓶颈的核心技术，已形成两大成熟且具有代表性的主流实现方案，分别以博通（Broadcom）和英伟达（NVIDIA）为主导。二者在封装架构、光电子集成方式及核心光调制器件选择上存在显著差异。

1) Broadcom方案

如图5所示，Broadcom在FOWLP-2.5D架构下推出的“PIC-on-EIC”方案。该方案以“2.5D封装+光引擎上置”为核心架构逻辑，深度发挥扇出型晶圆级封装（FOWLP）技术的集成优势：先通过FOWLP工艺构建统一的高性能封装基板（材质可选有机基板或陶瓷基板，兼顾成本与散热需

表2 主流厂商CPO技术方案对比

对比维度	Broadcom	NVIDIA
封装架构	2.5D封装	3D封装
集成方式	光子芯片置于电子芯片上方	电子芯片置于光子芯片上方
核心调制器	马赫-曾德尔调制器	微环调制器

图5 Broadcom的CPO方案示意图^[6]

求), 该基板不仅承担机械支撑作用, 还能通过内置的高密度布线实现多芯片间的信号互联。随后采用“上层光、下层电”的堆叠布局, 将集成了马赫-曾德尔调制器 (MZM) 的 PIC 直接倒装或贴合于 EIC 之上, 形成垂直紧凑的异构集成结构, 大幅缩短 MZM 与 EIC 驱动电路间的物理距离。该方案通过统一封装体集成, 有效解决了传统光电器件多组件分离带来的兼容性差、装配复杂等问题。该方案的优点具体表现为: 探测器与 EIC 近距离集成, 减少光信号长距离传输的衰减; 搭载 MZM 的 PIC 与 EIC 垂直堆叠, 使电驱动信号可直接高效作用于调制器, 避免外部布线的干扰与延迟。最终在实现封装体积“轻量化”的同时, 提升了整套光互联系统的传输效率、稳定性与可扩展性。

2) NVIDIA 方案

如图 6 所示, NVIDIA 方案以微环调制器 (MRM) 的“电-光调制”功能为核心, 依托 TSMC-SoIC™ 键合技术实现异构芯片的高密度集成, 通过组件协同解决光信号传输损耗与稳定性差的问题:

图 6 (a) 展示了 TSMC-SoIC™ 面对面 (F2F) 键合方式: 处理电信号的 EIC 与搭载 MRM 的 PIC 采用“有源面相对”直接键合, 键合间距小于 $10 \mu\text{m}$, 大幅缩短信号传输路径, 降低衰减, 提升了电-光交互通同步性。相比于传统键合方式, 这种方式的连接精度提升超 50%, 集成密度提高 16 倍以上, 为扩展带宽奠定基础。

图 6 (b) 呈现了紧凑通用光子引擎架构 (COUPE) 的“组件协同生态”: 支撑硅作为载体, 兼具散热功能, 避免局部高温影响 MRM 精度; TSMC-SoIC™ 铜-铜混合键合实现 EIC 与 PIC 稳固连接, 构建低阻抗信号通道, 将驱动信号延

迟控制在纳秒级, 使互联损耗降低 85% 以上; 穿芯片过孔 (TDV) 构建垂直信号传输通道; 嵌入式微透镜、光栅耦合器 (GC)、金属反射器组成“光学优化链路”, 通过聚焦光信号、调控光路、适配通信波段等方法, 将光信号高效耦合至外部光纤, 使耦合效率提升 20% 以上, 增强了带宽稳定性。

3.2 CPO 发展趋势

当 NVIDIA 宣布 2025 年旗下 Quantum-X 交换机将全面导入 CPO 技术时, 一场重构光通信产业链底层逻辑的变革已然拉开序幕。这一技术跃迁不仅标志着光互联从“分立组装”向“系统级集成”的范式转移, 更引发了行业对核心竞争力重构的深度思考——CPO 如何在保持高密度、低功耗优势的同时, 缩短与可插拔光模块在成本控制、可靠性保障和维护便捷性上的差距。未来 3 年, 随着标准化落地与成本曲线下行, CPO 有望在 AI 超算、智算中心等核心场景中占据 50% 以上市场份额, 将真正实现与可插拔光模块的“同台竞技”。

4 集群级光互联 OCS

OCS 的核心价值在于从底层技术逻辑上打破传统电分组交换机的局限, 为高带宽、低延迟的网络传输筑牢基础。传统电分组交换机在处理光信号时, 必须依赖“光电-电光 (O-E-O)”转换流程——先将接收的光信号转为电信号 (O→E) 完成分组处理, 再转回光信号 (E→O) 进行传输。这一过程不仅会造成信号损耗, 还会叠加单次 10~50 ns 的延迟, 更受限于电信号的处理速率。而 OCS 可直接在光域完成光路调度, 彻底跳过 O-E-O 转换环节, 在物理层精简信号的处理步骤, 从根源上弥补了传统方案的不足。在此基础上, OCS 进一步形成成本、功耗、速率兼容性三重核心优势。

4.1 OCS 实现方案

OCS 作为全光通信网络中的核心交换设备, 基于光交叉交换核心原理, 能够在 P 个输入光端口与 M 个输出光端口组成的端口矩阵中, 实现光信号的灵活动态切换与路由调度。其核心价值在于借助光域直接交互, 使服务

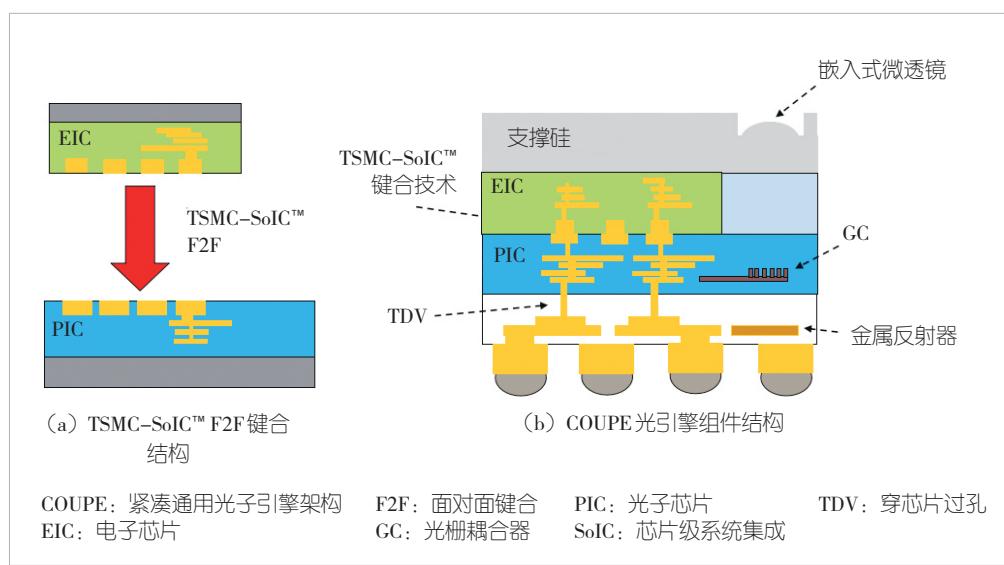


图 6 NVIDIA 的 CPO 方案示意图^[7]

器端口之间建立直达的光互联链路，完成全光路的实时重构与资源调度。如表3所示，当前支撑OCS落地的主流技术路线各有侧重，具体包括：以微镜阵列偏转实现光信号路由的微机电系统（MEMS）方案、依靠压电陶瓷驱动完成光路对准的压电陶瓷驱动方案、利用液晶电光效应调控光信号传输方向的液晶调控方案，以及结合硅光子技术实现高密度集成的硅光集成方案。这4类方案在性能、成本及适用场景上形成互补，共同推动OCS在数据中心、AI集群等场景的规模化应用。

1) MEMS方案

如图7所示，MEMS方案的原理为：输入/输出光信号经二维光纤准直器阵列（由 $N \times N$ 光纤阵列与二维透镜阵列组成）进入光学核心，核心内部的两组MEMS反射镜阵列通过驱动倾斜，引导光信号至对应端口。光路具备宽带、双向可逆特性，支持OCS实现数据速率无关的双向通信。此外，叠加的850 nm监控通道通过MEMS阵列发光、相机模块接收反馈，由控制硬件和固件优化反射镜驱动，以最小化信号损耗（每组MEMS阵列配一对发射与相机模块）。MEMS微镜阵列采用深反应离子刻蚀（DRIE）等方式实现精密工艺制造，要求角度校准精度 $\pm 0.001^\circ$ 、镜面粗糙度 $<10 \text{ nm}$ 。然而，这种方案也存在明显不足：在材料加工方面，硅材料应力梯度导致微镜翘曲（100 μm 边长微镜最大形变5 μm ），使晶圆级量产角度一致性偏差达 $\pm 0.01^\circ$ （超设计要求10倍），引发耦合效率下降、串扰增大的问题；在可靠性方面，微镜需耐受 10^{15} 次的切换（等效20年运行），但机械结构易受振动、 $-40 \sim 85^\circ\text{C}$ 宽温域影响，出现疲劳形变，导致角度漂移、响应延迟，削弱长期稳定性。

2) 压电陶瓷方案

如图8所示，基于直接光束偏转（DLBS）技术的压电陶瓷光开关方案，以“固态驱动、无复杂机械结构”为核心优势，在中低速光交换场景中占据重要地位。该方案采用“准直器-驱动器一体化”设计：高精度光纤准直器与压电陶瓷驱动器刚性固定，组成高密度二维阵列。两个阵列对向

平行布设，构成光开关矩阵核心。工作时依托压电陶瓷逆压电效应，通过电压控制准直器实现微米级位移与 $\pm 0.001^\circ$ 精度角度微调，使输入/输出端口精准对准，光信号直线传输完成交换。这种方案在性能上具有突出优势：光信号无需中间光学元件介导，插入损耗 $\leq 0.3 \text{ dB}$ （远低于MEMS光开关1.5 dB典型值），适配高速传输；固态结构无机械磨损，满

表3 OCS技术方案差异化对比表

对比维度	MEMS方案	压电陶瓷方案	液晶方案	硅光方案
切换速度	毫秒级	亚毫秒级	毫秒级	亚微秒级
使用技术	MEMS技术	DLBS技术	DLC技术	MZI技术
代表厂家	Google、Lumentum、华为	Polatis	Coherent	iPronics
	DLBS:直接光束偏转 MEMS:微机电系统 DLC:数字液晶 MZI:马赫-曾德尔干涉仪	MEMS:微机电系统 OCS:光交换		

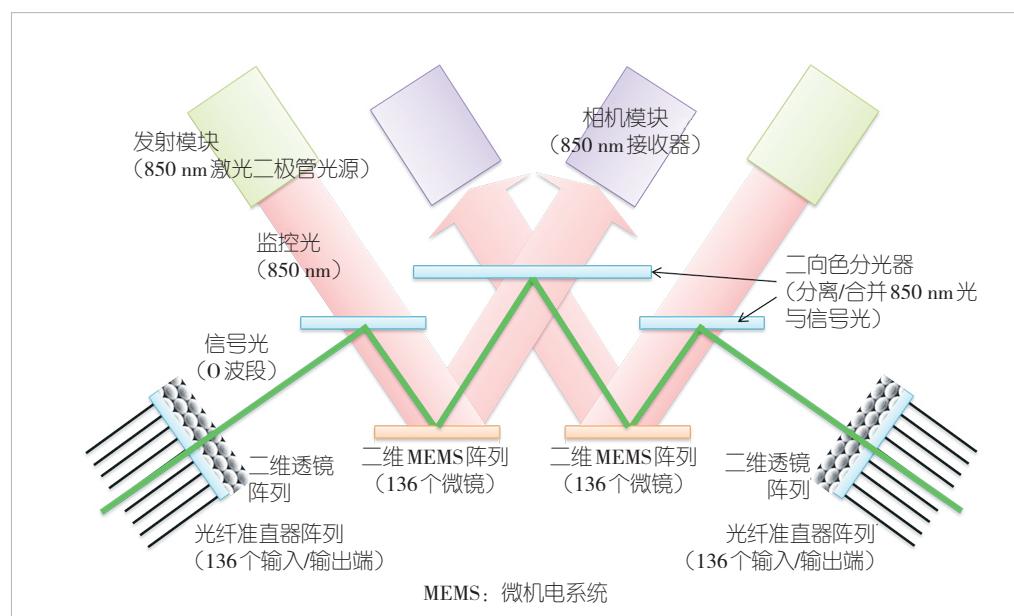


图7 MEMS方案示意图^[8]

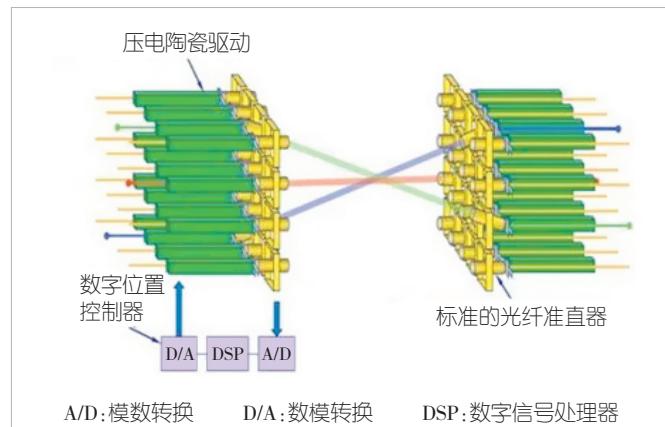


图8 压电陶瓷方案示意图^[8]

足高可靠性需求。但规模化应用面临瓶颈：矩阵向 256×256 及以上规模升级时，远距离交叉连接要求准直器具备更大转角与位移，对驱动器的驱动力矩和定位精度提出更高要求；同时阵列体积翻倍，部署成本增加，且间距拉大导致插损升至 1.2 dB 以上，影响了传输效率。

3) 液晶方案

如图9所示，液晶方案通过“输入光纤准直器阵列→偏振分光→X/Y方向晶体光楔与液晶二维偏转调控→输出偏振分光→输出光纤准直器阵列”闭环流程实现光信号动态互连：输入侧梯度折射率（GRIN）透镜型准直器将发散光转化为高平行度光束，经偏振分束器（PBS）分解为正交偏振分量；核心环节通过 0~5 V 电压调控液晶分子旋转，搭配双折射晶体光楔实现 $\pm 15^\circ$ 范围、0.01°精度的光束偏转；输出侧 PBS 整合偏振态后，由准直器耦合回光纤。该方案无机械部件，理论上插损 2~3 dB，寿命 $\geq 10^8$ 次循环，且抗振动干扰。但产业化与大规模应用面临多重瓶颈：端口拓展受限，256 端口需 8 层级联（插损随层级递增），512 端口插损可能突破 5 dB，远超光网络“ ≤ 3 dB”的要求；响应速度 5~

20 ms，无法匹配 1~10 μ s 级实时调度需求；液晶折射率对温度敏感，需高精度温控模块（功耗增加 10%~15%）且易受电磁干扰，晶体缺陷还会加剧损耗差异；256 端口需大量偏振补偿元件，装配复杂度与多级级联损耗叠加，总损耗升至 5~7 dB，难以满足长距传输需求。

4) 硅光方案

如图10所示，硅光方案的核心基础单元为热调马赫-曾德尔干涉仪（热调 MZI），该单元依托硅材料的热光（TO）效应实现光信号的路径选择。MZI 单元内置两条平行的硅波导相位臂。系统向其中一条（或两条）相位臂的加热电极施加电流后，利用硅材料“温度变化→折射率改变→光程差变化”的特性，调控两相位臂中光信号的相位差，最终控制光信号从输出端口 O1 或 O2 导出。以该热调 MZI 为基础单元，图中 64 个同类器件通过交叉阵列式连接，共同构建 8×8 规模的硅光开关，可实现 8 路输入光信号与 8 路输出光信号的任意互联。在硅光方案中，随着端口规模的激增， 8×8 等小规模光交叉连接（OCS）的总损耗为 3~5 dB；而 64×64 及以上大规模硅光开关，因光信号需经过大量马赫-曾德

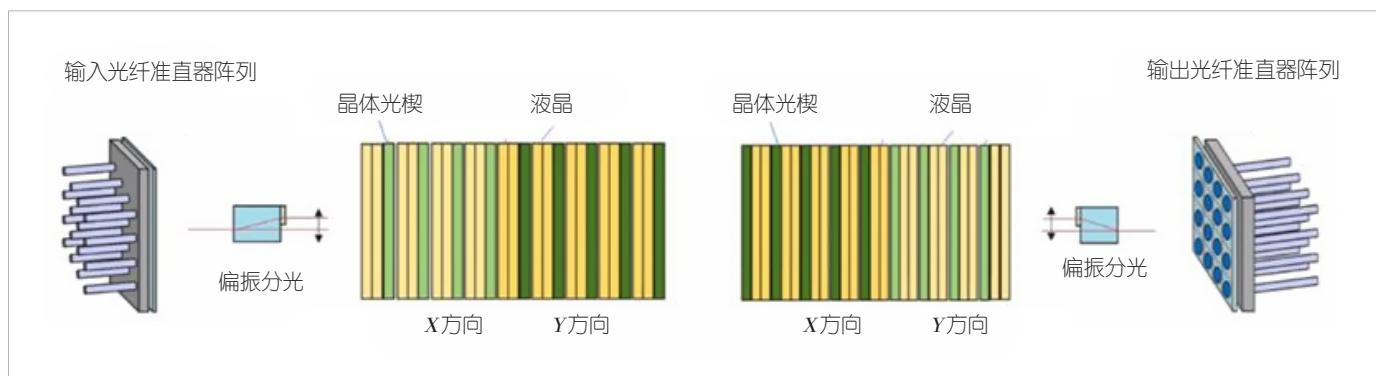
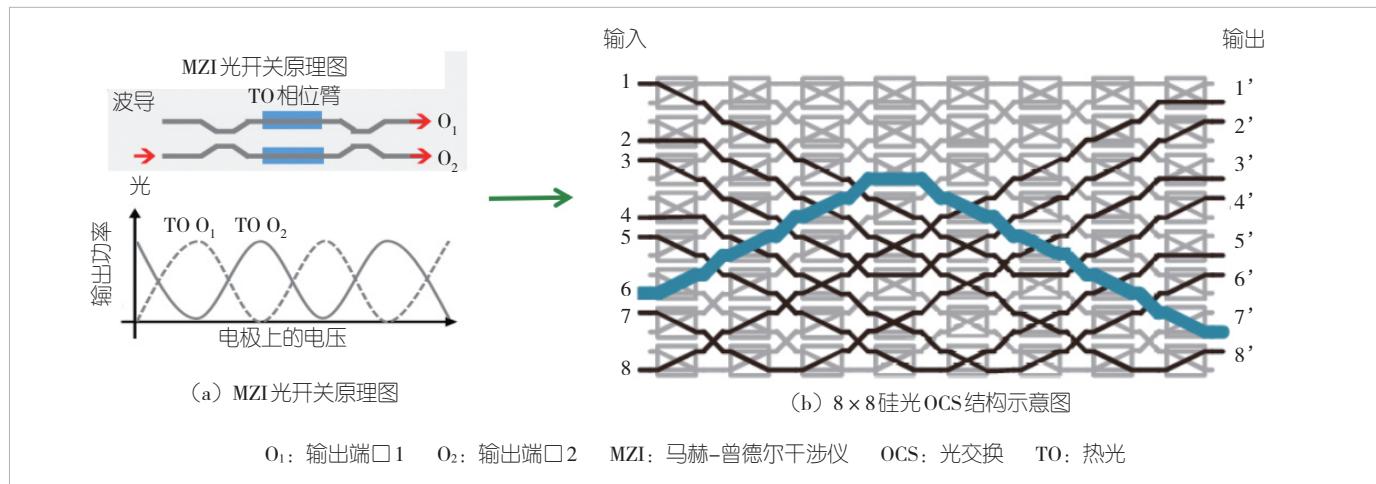


图9 液晶方案示意图^[8]



尔干涉仪（MZI）单元与交叉节点，传输损耗与元件损耗叠加后，总损耗显著超出光网络“≤3 dB”的核心指标要求。

4.2 OCS发展趋势

随着网络架构向超大规模全光化、AI驱动智能化、异构算力融合化加速演进，OCS作为未来网络核心支撑技术，面临三大核心要求：一是需支持单端口太比特每秒（Tbit/s）级带宽及千端口级无阻塞光交换，保障数据传输无瓶颈；二是具备AI驱动的自治式调度能力，与软件定义网络（SDN）协同实现毫秒级拓扑重构，适配动态业务需求；三是需突破能效与成本瓶颈，将单端口功耗降至亚毫瓦级、单个端口成本压缩至传统电交换设备的20%以内，为全光网络规模化部署奠定基础。

5 结束语

未来，随着光互联领域技术成熟度提升、行业互联互通标准统一及产业链协同深化，光互联技术将实现从“单点突破”到“体系化落地”的关键跨越。其中，CPO/OIO与OCS的协同演进，将彻底重塑数据中心网络架构逻辑，推动其突破电互联局限。二者将形成清晰的“分层协同”落地路径：CPO/OIO凭借“高密度集成”核心优势，聚焦数据中心“接入层”——通过芯片级/板级光互联封装，适配服务器、GPU集群的高带宽接入需求，成为接入层的核心解决方案；OCS则依托“全光调度”能力，立足“核心层+汇聚层”的架构中枢定位——通过连接不同机柜、机房的CPO/OIO设备，构建“无阻塞全光骨干网”。例如，在跨地域数据中心互联场景中，OCS结合C波段波分复用技术，可实现单条光链路数十太比特每秒（Tbit/s）级数据传输，且光路重构时间仅需5 ms，完美适配“东数西算”工程中“算力跨省调度”的动态需求。更重要的是，“CPO/OIO接入+OCS调度”的全光架构，彻底打破了传统“算力-数据-网络”的协同壁垒：过去依赖电交换完成的跨集群数据交互，如今可通过光域直接实现，不仅使算力资源利用率提升30%以上，还将AI大模型训练周期缩短近一半。在此变革下，数据中心将全面摆脱电互联的带宽、时延、功耗瓶颈，正式从“电联时代”迈入“全光互联时代”，为AI、云计算等数字经济核心产业的爆发式增长提供坚实支撑，并成为数字基础设施向“高效、绿色、智能”升级的核心引擎。

致谢

感谢中兴光电子技术有限公司沈百林、梁付运等专家对本研究的帮助！

参考文献

- [1] 韩炳涛, 刘涛. 大模型关键技术与应用 [J]. 中兴通讯技术, 2024, 30(2): 76–88. DOI: 10.12142/ZTETJ.202402012
- [2] Celestial AI. Photonic fabric module: the world's first system-on-chip (SoC) with in-die optical IO [R]. 2025
- [3] Avicena. Core technical advantage: best-in-class energy efficiency and bandwidth density [EB/OL]. [2025-11-06]. <https://avicena.tech/technology>
- [4] STOJANOVIC V. A UCLe optical I/O retimer chiplet for AI scale-up [C]// 2025 IEEE Hot Chips 37 Symposium (HCS). IEEE, 2025. DOI: 10.1109/HCS66204.2025.11154419
- [5] 沈百林, 王会涛. 相干光收发器件未来技术演进 [J]. 中兴通讯技术, 2023, 27(2): 82–86. DOI: 10.12142/ZTETJ.202305013
- [6] Broadcom. An AI compute ASIC with optical attach to enable next generation scale-up architectures [R]. 2024
- [7] CHEN M F, CHENG H T, TSOU C H, et al. Optical and electrical characterization of a compact universal photonic engine [C]// Proceedings of the IEEE 75th Electronic Components and Technology Conference (ECTC). IEEE, 2025. DOI: 10.1109/ECTC51687.2025.00015
- [8] 开放数据中心委员会. AI网络光交换机技术报告 [R]. 2025
- [9] SUZUKI K, KONOIKE R, CONG G W, et al. Strictly non-blocking 8×8 silicon photonics switch operating in the O-band [J]. Journal of lightwave technology, 2021, 39(4): 1096–1101. DOI: 10.1109/JLT.2020.3024016

作者简介



张平化，中兴光电子技术有限公司光模块规划工程师；主要从事光模块规划工作。



王会涛，中兴光电子技术有限公司规划总工；长期从事光通信系统、光电子器件产品和技术的研发及规划工作；曾获得中国通信学会科技进步奖一等奖、教育部技术发明奖二等奖；拥有专利10余项。



王勇，中兴通讯股份有限公司智算预研工程师；主要从事智算互联技术相关工作。