基于 CMOS 平台的硅光子关键器件与工艺研究

DOI: 10.3969/j.issn.1009-6868.2018.04.002 网络出版地址: http://kns.cnki.net/kcms/detail/34.1228.TN.20180730.1102.004.html

赵瑛璇 等

基于CMOS平台的硅光子关键器件与 工艺研究

Silicon Photonics Devices and Process Based on CMOS Platform

赵瑛璇/ZHAO Yingxuan 武爱民/WU Aimin 甘甫烷/GAN Fuwan

(中国科学院上海微系统与信息技术研究 所,上海 200050) (Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200050, China)

论着集成电路面临摩尔定律失效 的风险,面向片上光互连的硅 光子技术成为重要的关键平台性技 术,能够解决集成电路持续发展所面 临的速度、延时和功耗等问题。在未 来5G通信中也有明确的用途,基站 的数据前传和后传需求显著,低成 本、大批量的高速光模块有望成为硅 光子的重要产业出口。硅光子技术 通过微电子和光电子技术的高度融 合,在硅基衬底上实现各种有源和无 源器件,并通过大规模集成工艺实现 各种功能,文中我们将介绍基于互补 金属氧化物半导体(CMOS)的硅基光 器件的研究和工艺。

1 硅基关键器件与工艺研究

1.1 硅基光波导和制造工艺研究

与先进的超大规模集成电路工

收稿日期:2018-07-02 网络出版日期:2018-07-30 基金项目:科技部重点研发计划 (2016YFE0130000);上海市自然科学基金(16ZR1442600);上海市扬帆计划 (18YF1428100) 中图分类号:TN929.5 文献标志码:A 文章编号:1009-6868 (2018) 04-0008-007

摘要: 面向互补金属氧化物半导体(CMOS)工艺兼容的硅基光互连体系,研制了 包括光波导、光栅耦合器、刻蚀衍射光栅、偏振旋转分束器、光频梳以及 3D 互连新 器件等的硅光子关键器件,并对相应器件的设计及工艺给出了最新的研究结果。基 于以上关键硅光子器件进行了大规模光子集成,实现了片上集成的微波任意波形发 生器,并集成了 300 多个光器件,包括高速调制、延迟线和热调等功能。面向数据通 信研制了八通道偏振不敏感波分复用(WDM)接收器,解决了集成系统中的偏振敏 感问题。

关键词: 硅光子技术;硅基光互连;大规模光子集成

Abstract: The core components for silicon–based optical interconnection system compatible with complementary metal oxide semiconductor (CMOS) platform is developed, including optical waveguides, grating couplers, etched diffraction gratings, polarization rotator–splitters, optical combs, and new devices for 3D optical interconnections. Based on the key silicon photonic devices, a large–scale photonic integration has been carried out to realize the on–chip integrated microwave arbitrary waveform generator, and more than 300 optical devices, including high–speed modulation, delay line and thermal modulation functions, have been integrated. An 8–channel polarization insensitive wavelength division multiplexing (WDM) receiver for data communication is developed, which solves the polarization sensitivity problem in integrated system.

Keywords: silicon photonics technology; optical interconnections; large-scale photonics integration

艺兼容是硅光子最本质的价值所 在。经过半个世纪的发展,集成电路 制造工艺水平突飞猛进,量产产品已 达到10 nm技术节点。本研究小组与 先进的大规模集成电路商用工艺生 产线合作,基于0.13 μm CMOS技术, 并且采用了248 nm 光刻技术^Π,建立 了一整套硅光子器件加工和集成的 工艺。

硅基光波导是硅光子器件和芯 片最基本的单元,波导的传输损耗是 衡量技术平台的重要参数之一。对 于光波导来说,传输损耗通常主要由 材料吸收损耗,衬底泄露损耗,侧壁 粗糙导致的散射损耗组成。由于光 刻、刻蚀等工艺导致硅基光波导侧壁 粗糙,从而使光在波导侧壁处产生散 射损耗,这成为硅基光波导的主要损 耗。为降低传输损耗,我们进行了如 下优化:首先减小由于光刻工艺导致 的侧壁粗糙,为减小曝光过程中的驻 波效应,通常在涂光刻胶之前先在衬 底上涂敷一层抗反射层,以减小衬底 反射。

中兴通讯技术 08 2018年8月 第24卷第4期 Aug. 2018 Vol.24 No.4

在刻蚀工艺方面,采用等离子增 强反应离子束刻蚀(ICP-RIE)设备, 以SiN薄膜作为刻蚀掩模。为实现陡 直形貌,通常采用干法刻蚀技术,但 是离子轰击通常会导致侧壁粗糙,因 此需要通过选择合适的气体组分实 现生成聚合物对侧壁进行保护。我 们采用 HBr/O2作为主要的刻蚀气体, 并通过调节 HBr/O2的比例,控制聚合 物厚度,实现垂直形貌和平滑界面^[2] 以进一步减小侧壁粗糙^[3],同时采用 热氧化工艺^[3]对晶圆进行处理,氧化 层厚度为10 nm。

为同时实现条形波导和脊形波 导2种波导,将220 nm顶层硅刻蚀分 解为2步刻蚀工艺:首先在绝缘衬底 上的硅(SOI)晶圆上生长一层氮化硅 层,该氯化硅层作为后面硅刻蚀步骤 的掩膜层。由于氮化硅层与硅晶圆 之间的应力系数不匹配,为缓解氮化 硅与硅晶圆之间的应力,在生长氮化 硅层之前通常先在硅晶圆上生长一 薄层SiO2来做为缓冲层;接着再采用 248 nm 深紫外光刻,在晶圆上定义出 硅波导区域,并采用 ICP-RIE 将不需 要的氮化硅掩膜层去掉,该步的刻蚀 工艺采用光刻胶作为刻蚀的掩膜层; 然后,为实现脊形波导结构和条形波 导结构,进行第2次光刻,在脊形波 导处光刻胶将氮化硅掩膜覆盖住,而 在条形波导处,光刻胶通过显影方法 去掉,然后进行第1次硅刻蚀;再将 上一次刻蚀的光刻胶去除后,不经过 光刻,整个晶圆进行第2次硅刻蚀, 经过该步刻蚀工艺之后条形波导和 脊形波导2种波导结构同时实现。 通过湿法腐蚀去除 SiN 掩模层后,光 波导基本结构已经实现。

经过不断地设计和工艺优化,在 1 550 nm 波长处,单模硅纳米线光波 导对横电磁波(TE)模式及横电波 (TM)模式传输损耗为 2.4±0.2 dB/cm 和 0.59±0.32 dB/cm,脊形光波导的损 耗受脊形波导的宽度和浅刻蚀深度 影响非常显著,全球主流的工艺平台 通过设计优化,传输损耗通常可以做 到1 dB/cm。

1.2 CMOS工艺兼容多晶硅栅层的 光栅耦合器

光集成芯片的输入/输出(1/0)接 口主要涉及集成光波导与光纤之间 的衔接与匹配问题,由于硅(*n*=3.5) 与二氧化硅(*n*=1.5)之间巨大的折射 率差,使得硅基纳米线波导的尺寸通 常在亚微米量级,导致光纤与波导之 间存在着巨大的模式失配。我们利 用标准CMOS工艺的晶体管中的多晶 硅栅层,从而无需对CMOS工艺流程 进行改动,实现光栅耦合器^[+5],大大 地降低了光电单片集成的工艺复杂 程度。

工艺中使用的SOI晶圆顶层硅的 厚度为220 nm, 埋氧化层的厚度为 2 µm。在 SOI 晶圆上淀积一层 SiN 做 为掩模层,接着采用深紫外曝光技术 及 ICP-RIE 在晶圆上形成硅光波导及 金属-氧化物-半导体(MOS)晶体管 的有源区,有源区之间由隔离区隔 开,然后采用高密度等离子体淀积 (PECVD)技术在隔离区中填充SiO₂, 为了后续的光刻技术,利用化学机械 抛光(CMP)对晶圆进行平坦化处 理。上述步骤中淀积的 SiN 层作为 CMP 的阻挡层, CMP 后采用湿法腐蚀 的方法用热磷酸去除剩余的 SiN 层; 去除 SiN 层后,在晶圆上采用热氧化 技术生长一薄层 SiO2 作为 MOS 晶体 管的栅氧化层,并淀积一层多晶硅层 作为晶体管的栅极;之后采用 DUV 光刻及刻蚀形成晶体管的栅极,此时 光栅耦合器也同时形成。在完成晶

体管所需要的离子注入、退火等其他 工艺后,淀积一层 SiO₂作为保护层, 并进入金属化等后端工艺流程。如 图1所示为最终加工得到的基于多 晶硅的光栅耦合器。

经过测试,对于周期为0.58 µm、 多晶硅宽度为0.25 µm的光栅耦合 器,峰值耦合效率位于1550 nm 波长 处,其耦合效率约为39%,3dB带宽 大于60 nm,如图2所示。其对应的 仿真耦合效率峰值耦合效率大约在 1 580 nm 处,约为45%。为进一步提 高耦合效率,可以在光波导层引入全 刻蚀的深槽,由于全刻蚀的深槽可以 与光波导及晶体管的隔离区(STI)同 时形成,因此制造工艺流程并不发生 改变。通过合理设计光栅周期,从全 刻蚀深槽向上衍射的光与从多晶硅 向上衍射的光发生干涉相涨,而向下 衍射的两束光发生干涉相消,从而使 光栅耦合器的向上衍射效率得到提 高,最终改善耦合效率。

1.3 CMOS 兼容的热调谐平面硅蚀 刻衍射光栅

光互连的一大优势是可以采用 信息复用技术提高通信带宽密度,增 加通信容量。目前主要的信息复用 技术有波分复用(WDM)、偏振复用 (PDM)和模分复用(MDM)等。其中 WDM 是应用最广泛的复用技术,它 是将不同波长携带的不同信号加载 到同一根光纤中提高光纤传输带 宽。波分复用器在超高速、大容量波 分复用系统中起着关键作用。其中 硅蚀刻衍射光栅(EDG)器件具有面



▲图1 基于多晶硅栅极的多晶硅光栅耦合器

2018年8月 第24卷第4期 Aug. 2018 Vol.24 No.4 / 09 中兴通讯技术



▲图2 基于多晶硅的光栅耦合器示意图及测试结果

积小、齿面数量多、间距小、单边输入 输出等特点,具有高密度集成、高质 量成像、高精度通道频谱等优点。

我们进行了刻蚀衍射光栅频谱 平坦化设计。考虑到工艺容差和性 能方面的要求,在设计中我们通过改 变输入波导结构的方法来实现 EDG 通道频谱平坦化,在入射波导端引入 级联的梯形绝热波导和多模干涉结 构(MMI)。在本次的优化设计中,取 MMI长度为中心波长1×2自成像长 度, L_{MMI}=3Lπ/8, 通过优化输入/输出 波导宽度、MMI宽度来实现频谱平坦 化设计。

通过参数优化后仿真结果显示: 中心通道1dB带宽为12nm,插入损 耗约为5dB,通道串扰约为40dB,如 图3所示。

对于EDG器件,工艺方面的影响 主要表现在光刻精度、侧壁垂直度和 顶层硅厚度变化等方面。光刻精度 变化是由于掩膜板像素精度有限,在 弯曲波导和光栅面处会有起伏,从而 导致器件侧壁粗糙和圆角效应,进而 增加弯曲波导的传输损耗和光栅的



▲图3频谱平坦化后器件各通道传输光谱示意图

、中兴通讯技术 10 2018年8月 第24卷第4期 Aug. 2018 Vol.24 No.4

反射效率。而EDG最重要的部分闪 耀光栅具有相当数量的光栅面和尖 角,因此光刻精度对器件性能起着至 关重要的影响。侧壁垂直度变化是 由工艺制作过程中的横向刻蚀导致, 一般采用干法刻蚀可以保证很好的 垂直度,但矩形光波导需要对芯层进 行全刻蚀,这种刻蚀对工艺要求非常 高,难以保证精确的垂直度。由于工 艺偏差的存在,光栅面通常不会精确 刻蚀成垂直面,会有一定的倾斜度进 而引入部分损耗。对于 SOI 晶圆,顶 层硅厚度会有少许起伏,而且这种起 伏在晶圆表面呈不均匀分布,因此对 于每一个 EDG 器件, 随着晶圆上位置 的不同,顶层硅厚度会有不同的变 化,进而对器件性能产生不确定的影 响。为了减小这种影响,对设计的 EDG进行了容差分析,并做了相应的 热光调制分析和设计。热光调制利 用的是硅的热光效应,即硅材料的折 射率会随着温度的变化而变化。我 们首先设计在工艺上可行的热光调 制模型,电极通过电流产热对下方波 导进行加热,随着波导温度的升高, 硅折射率增大,波导有效折射率增 大,进而对器件进行热光调制。根据 硅的热光效应我们可以计算出硅折 射率和平板传输区。有效折射率随 温度变化的相应值,可仿真 EDG 对应 的通道偏移量,得到硅层温度每上升 50 K, 通道波长偏移约为 3.2 nm。

1.4 偏振旋转分束器

SOI波导材料有着比普通集成光

波导更大的折射率差,使得波导的 TE和TM模式有效折射率差别很大, 造成器件具有偏振敏感特性;而光纤 中光的偏振态是随机的,因此必须妥 善解决硅光子器件的偏振敏感问题, 否则硅光子学将无法实现传统集成 光学那样复杂的光学回路或网络,更 加无法实现光互连替代电互连的目 标。目前最有前景的解决方案是偏 振分集机制^四,其中的核心器件是偏 振旋转分束器。为了满足工程应用 需求,我们使用双层模式转换器和反 向锥形耦合器实现CMOS工艺兼容的 超大带宽和大工艺容差偏振旋转分 束器(PSR)¹⁸。相应的机构图如图4 所示。

我们选择顶层硅厚220 nm、浅刻 蚀130 nm标准硅光子工艺平台。为 了方便与其他矩形波导集成,采用双 刻蚀波导以打破横截面对称性,并设 计双层锥形模式转换器实现 TM。到 TE₁模式间的转换。同时,为了实现 用于光纤到户(FTTH)系统的大带宽 模式转换器,我们分别在1310 nm 以 及1550 nm 双波长下对器件参数进

行设计优化。利用模 式转换器将TM。模式 转换成TE1模式后,采 用定向耦合器将TE1 模式与TE0模式分离, 同时将TE1模式转换 成TE0模式,达到最终 的偏振分束与旋转功 能。其中,定向耦合

器基于干涉原理工作,并需要满足严格的相位匹配条件,这与波长和器件 尺寸均有关,这就导致其工作带宽和 制作容差相对较小。为了提高器件 工作带宽和制作容差,可以采用反向 锥形耦合器,它主要基于模式衍化原 理工作¹⁹。当波长或波导宽度发生小 范围的变化时,有效折射率交叉点只 会发生偏移,不会消失,模式耦合将 会正常进行,对器件性能影响不大。 因此,该结构具有大工作带宽和工艺 容差的优点,但这是以牺牲器件长度 为代价。本文中我们所设计的偏振 旋转分束器总长约为273μm。

图 5 为测试结果, 受测试条件限制, 仅在1 550 nm 波段内进行测试。 测试结果显示:该器件具有大带宽的 工作特性,可在1 470~1 580 nm 范围 内工作,在 TE/TM 模式输入的条件 下,插入损耗分别为 0.7 dB/0.73 dB, 串扰分别为-12.1 dB/-14.7 dB, 具有 低损耗、低串扰特性。

1.5 光频梳

光频梳是指一束有很多频率的 光,而这些光的频率间距是一样的, 它的重要应用包括可以利用一个泵 浦光源产生多个频率的激光输出。 如果光频梳的频率间距跟光通信中 的通道间距一致,比如说100 GHz,那 么光频梳就可以作为光通信中的波 分复用光源。目前的关键技术难点 是:芯片上的光频梳需要厚的氮化硅 膜,这是因为光频梳的产生需要有反 常色散,而这一般需要800 nm厚的氮 化硅膜。正常色散也可以产生光频 梳,但也需要600 nm厚的氮化硅膜, 在工艺上很难实现,因为一般 CMOS 代工厂只能生长 300 nm 厚的氮化硅 薄膜,因此传统的芯片上的光频梳器 件不能在 CMOS 代工厂制备,也不具 备量产化的可能。我们在世界上首 创了基于模式耦合的色散调控,0值 高达1.5×10°,在300 nm厚的氮化硅薄 膜上产生了光频梳™,并观测到了类 似于光学孤立子的锁模短脉冲。我 们采用了双跑道型的氮化硅波导结 构,利用模式之间的耦合实现了反常 色散,这样就避免了厚膜氮化硅工艺 过程中的应力和可靠性问题。通过 这种原理创新能够大幅度地改进了 工艺难度,提供了片上波分复用光源 的一系列新的机理,并且具备了在 CMOS代工厂量产的可行性。相应的 结构示意图以及相关的实验结果如 图6所示。

1.6 3D 互连新器件

根据业内预测,片上服务器技术 将在2020年之前成为现实。片上服 务器的每个组件将逐渐小型化,并提 供比现有的性能更高的性能。电子







▲图5级联双层锥形模式转换器与反向锥形耦合器的偏振旋转分束器测试结果

ZTE TECHNOLOGY JOURNAL

专题

赵瑛璇 等 基于 CMOS 平台的硅光子关键器件与工艺研究



▲图6 基于氮化硅的高Q值光频梳

系统组件的趋势是通过利用三维封 装来缩小其占用空间。一个新型的 方案是双层结构 3D 光互连方案,该 方案采用 IC+Photonics 的设计,分为 处理器层和 SOI 光互连层,两层之间 通过硅通孔(TSV)互连。SOI 光互连 层可以进一步分为2层,分别为有源 器件层和无源器件层,这2层的集成 度很高,传统的 TSV 由于尺寸过大不 能用作这2层间互连。所以,我们需 要一种新型的小尺寸结构,形成光链 路来连接有源器件层、层间部分和无 源器件层,我们提出了一种高度集成 的硅柱子纳米天线阵列,具体如图 7 所示。

面内入射光进入圆柱阵列后,均 等地耦合进入两排导波圆柱链中传 输,并且在缺陷位置产生垂直芯片的 远场光辐射。天线阵列仅有亚波长 尺度,产生的垂直光束直径仅为几微 米,具有高发射效率、良好的光束垂 直度和尺寸可控性,通过优化设计垂 直耦合的总效率^[11]理论上可高达 92%,为3D光学互连提供了一个全 新的技术路线。

2 高集成度光子集成芯片 研究

2.1 微波光子的高频超宽带微波任意 波形产生

为解决传统利用分立器件搭建 的微波光子系统体积大、功耗高,以 及受外界环境影响大等缺点,我们提 出了利用硅基集成光子学技术实现 单片集成微波任意波形发生功能的 核心思想。与传统方案相比,采用硅 基集成光子学方案实现片上集成微



▲图7 实现垂直光发射的硅圆柱阵列

波光子系统具有体积小、重量轻、携 带使用方便等诸多优点。通过对通 道化技术进行研究,在片上利用多通 道微环谐振结构需要从飞秒激光脉 冲中提取频率分量,对每个频率分量 进行独立的幅度和相位调节,再利用 微环阵列构建可调延迟线,实现频域 时域映射,最后经高速探测器完成光 电转换产生超宽带微波任意波形。 片上集成高速电光调制器利用电光 调制实现波形高速重构凹。在实验 上,我们利用CMOS工艺在硅衬底上 的设计实现了高速电光调制器与八 通道微环谐振滤波结构集成。该芯 片最终演示了 40 GHz(图 8 a)、b)) 和 30 GHz(图 8 e)、f))的射频(RF) 脉冲以及 30~50 GHz 的 变频 信号 (图 8 h)、g));通过高速光电调制 器,实现了快速幅度调制的40 GHz RF脉冲(图8c)、d))。

我们利用硅光子集成技术研究 了微波光子的高频超宽带微波任意 波形产生,方案原理如图9所示。本 工作利用多通道微环谐振结构从飞 秒激光脉冲中提取频率分量,通过集 成的可调延迟线对每个频率分量在 片上进行独立的幅度和相位调节,实 现频域时域映射,经高速探测器完成 光电转换,产生超宽带微波任意波 形;进一步通过与高速电光调制器的 片上集成,利用电光调制实现了波形 高速重构。

2.2 八通道偏振不敏感波分复用接收 芯片设计

集成系统中光学器件普遍具有



中兴通讯技术 12 2018年8月 第24卷第4期 Aug. 2018 Vol.24 No.4

ZTE TECHNOLOGY JOURNAL

赵瑛璇 等

专题



基于 CMOS 平台的硅光子关键器件与工艺研究

▲图8 高速电光调制器与八通道微环谐振滤波结构集成芯片结果演示



▲图9 硅基片上任意波形发生器示意图

偏振敏感问题,为解决该问题,可以 在系统中设计偏振不敏感波导。该 波导往往需要特定的结构,例如:方 形波导,但此方案需要精确控制尺 寸,在工艺上很难实现。另外一种解 决方案是针对每种器件专门设计偏 振不敏感的结构,但是在偏振不敏感 优化尺寸下的器件往往不能达到性 能最佳,且器件往往需要特殊的器件 结构及复杂的工艺。为解决此问题, 我们选择偏振旋转分束器。将偏振 旋转分束器与硅基阵列波导光栅和 锗探测器集成,设计了一个八通道偏 振不敏感波分复用接收芯片^[13]。相 应的芯片设计以及具体的显微镜图 片见图 10。 该系统的工作原理如下:当任意 偏振态的光入射到芯片中时,任意偏 振态的光被分成 TE 和 TM2 种正交模 式。其中 TE 模式的光不经过任何变 化,在 PSR 的下端口输出进入到下方 的 AWG 中, TM 模式入射的光转换为 TE 模式,在 PSR 的上端口输出进入 到上方的阵列波导光栅中,最后,相 同波长的两种模式的光信号从相反 方向进入到相同的锗光电探测器中。

通过图 11 测试结果可以看出:系 统具有偏振不敏感特性,偏振相关损 耗低于 1.21 dB。同时系统的串扰低 于-15 dB,并且系统具有高速特性, 可以在 10 Gbit/s 的条件下得到清晰 的眼图(见图 12)。这一优化的偏振 控制器件和分集机制能够同样应用 于更高速率的 WDM 系统,在 5G 中实 现广泛应用。

3 结束语

本文中,我们围绕基于 CMOS 平 台的硅光子关键器件与工艺进行了 系列的研究,给出了一些无源器件和 集成芯片的研究成果。这些研究结 果距离实用化还有相当的距离,但是 **ZTE TECHNOLOGY JOURNAL**

专题

赵瑛璇等 基于 CMOS 平台的硅光子关键器件与工艺研究





▲图11 测试结果



▲图 12 10 Gbit/s条件下偏振不敏感波分复用解复用接收系统眼图

采用CMOS工艺实现硅光子功能集成 芯片已经成为业界共识。未来我们 会将硅光子器件的研究推向实用化, 并将基于CMOS平台追逐更前沿的超 大规模光子集成和光电集成等方向, 充分发挥出硅光子技术的价值。

参考文献

- [1] DUMON P, BOGAERTS W, WIAUX V, et al. Low-Loss SOI Photonic Wires and Ring Resonators Fabricated With Deep UV Lithography [J]. IEEE Photonics Technology Letter, 2004(16): 1328-1330. DOI: 10.1109/ LPT.2004.826025
- [2] SELVARAJA S K, BPGAERTS W, THOURHOUT Van D. Loss Reductions in Silicon Nanophotonic Waveguide Micro-Bends through Etch Profile Improvement [J]. Optics Communication, 2011(284):2141-

2144. DOI: 10.1016/j.optcom.2010.12.086

- [3] LEE K K, LIM D R, KIMERLING L C. Fabrication of Ultralow-Loss Si/SiO2 Waveguides by Roughness Reduction [J]. Optics Letters, 2001(26):1888-1890. DOI: 10.1364/OL.26.001888
- [4] CHAO Q, ZHEN S, LI L, et al. Poly-Silicon Grating Couplers for Efficient Coupling with Optical Fiber [J]. IEEE Photonic Technology Letters, 2012(24):1614-1617.DOI: 10.1109/ LPT.2012.2210703
- [5] CHAO Q, ZHEN S, LI L, et al. High Efficiency Grating Couplers based on Shared Process with CMOS MOSFETs[J]. Chinese Physics B, 2013(22): 024212. DOI: 10.1088/1674-1056/ 22/2/024212
- [6] LI J, QIU C, CHEN X, et al. CMOS Compatible Thermal Tunable Planar Silicon Etched Diffraction Gratings[C]//International Conference on Optoelectronics and Microelectronics Technology and Application. China: International Society for Optics and Photonics, 2017, 10244: 1024429. DOI:

10.1117/12.2266336

- [7] BARWICZ T, WATTS M R, POPOVICMILOS A, et al. Polarization-Transparent Microphotonic Devices in the Strong Confinement Limit [J]. Nat Photon, 2007(1): 57-60. DOI: 10.1038/nphoton.2006.41
- [8] CHEN X, QIU C, SHENG Z, et al. Design of an Ultra-Broadband and Fabrication-Tolerant Silicon Polarization Rotator Splitter with SiO 2 Top Cladding [J]. Chinese Optics Letters, 2016, 14(8): 081301. DOI: 10.3788/ COL201614.081301
- [9] RISEN N, LOVE J D. Tapered Velocity Mode-Selective Couplers [J]. Journal of Lightwave Technology, 2013, 31(13): 2163-2169.DOI: 10.1109/JLT.2013.2264827
- [10] KIM S, HAN K, WANG C, et al. Dispersion Engineering and Frequency Comb Generation in Thin Silicon Nitride Concentric Microresonators [J]. Nature Communications, 2017, 8(1): 372. DOI: 10.1038/s41467-017-00491-x
- [11] HUANG H, LI H, LI W, et al. High-Efficiency Vertical Light Emission through a Compact Silicon Nano Antenna Array [J]. ACS Photonics, 2016, 3 (3):324-328. DOI: 10.1021/acsphotonics.5b00641
- [12] WANG J, SHEN H, FAN L, et al. Reconfigurable Radio-Frequency Arbitrary Waveforms Synthesized in a Silicon Photonic Chip [J]. Nature Communications, 2015, 6: 5957. DOI: 10.1038/ncomms6957
- [13] ZHAO Y X , CHAO Q, WU A M. Low-Loss and Broadband Polarization Splitter and Rotator and Its Application in DWDM Receiver[C]//IEEE Photonics Conference 2017. USA:IEEE, 2017. DOI: 10.1109/ IPCon.2017.8116139

作者简介



赵瑛璇,中国科学院上海 微系统与信息技术研究所 在读博士生;研究方向包 括硅基偏振旋转分束器、 硅基 MZI 干涉器、硅基调制 器、硅基集成系统等设计 及测试。



武爱民,中国科学院上海 微系统与信息技术研究所 研究员;研究方向包括利 用新原理和新材料研制高 性能的硅光子器件,实现 高速通信和激光雷达等的 光子集成芯片;2017年以 第2完成人获得上海市自 然科学一等奖;发表论文 60余篇。



甘甫烷,中国科学院上海 微系统与信息技术研究所 研究员;研究方向为硅光 子技术和集成芯片研究, 探索其在光互连、光通信 领域的产业应用;2017年 以第1完成人获得上海市

自然科学一等奖;发表论 文10余篇。